

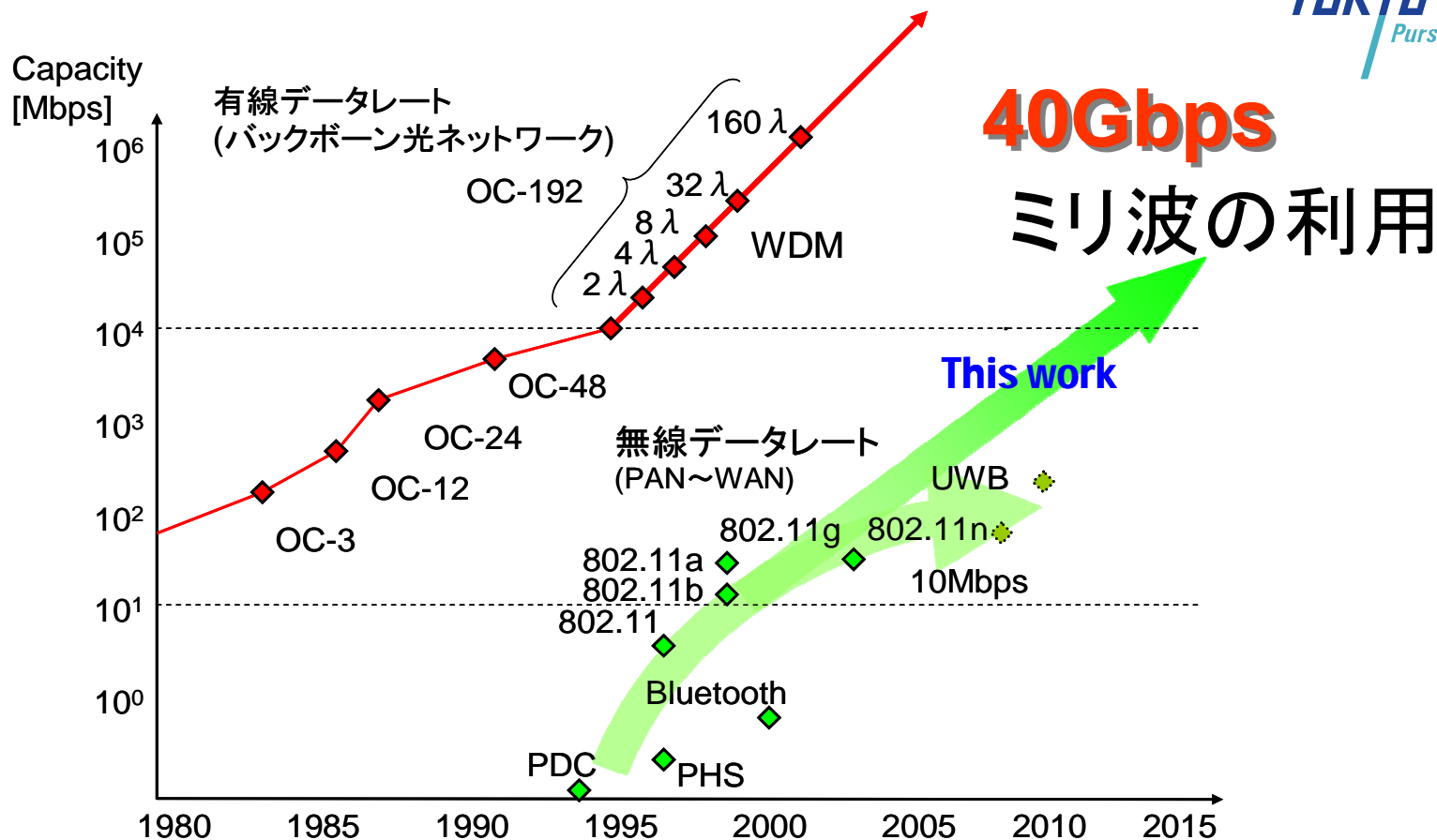
# CMOS RF回路

岡田 健一  
東京工業大学

2009/11/5

- RF回路研究の動向

- ➔ - ミリ波
- マルチバンド
- 低電圧



コンテンツの情報量  $\propto$  LSIの性能  
 有線の通信速度  $\propto$  LSIの性能  
 無線の通信速度  $\propto$  周波数帯域

➡ ミリ波による  
超高速無線通信

60GHz帯を用いた近距離  
無線通信が検討されている

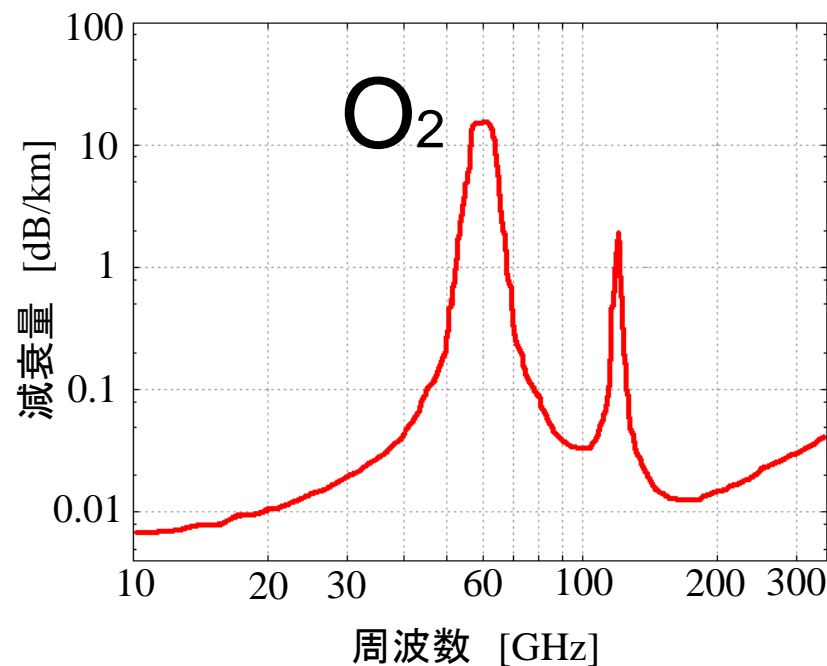
60GHz帯の電波は酸素分子と  
共振し、吸収されてしまう



遠くに飛ばない反面、  
干渉を受けにくい

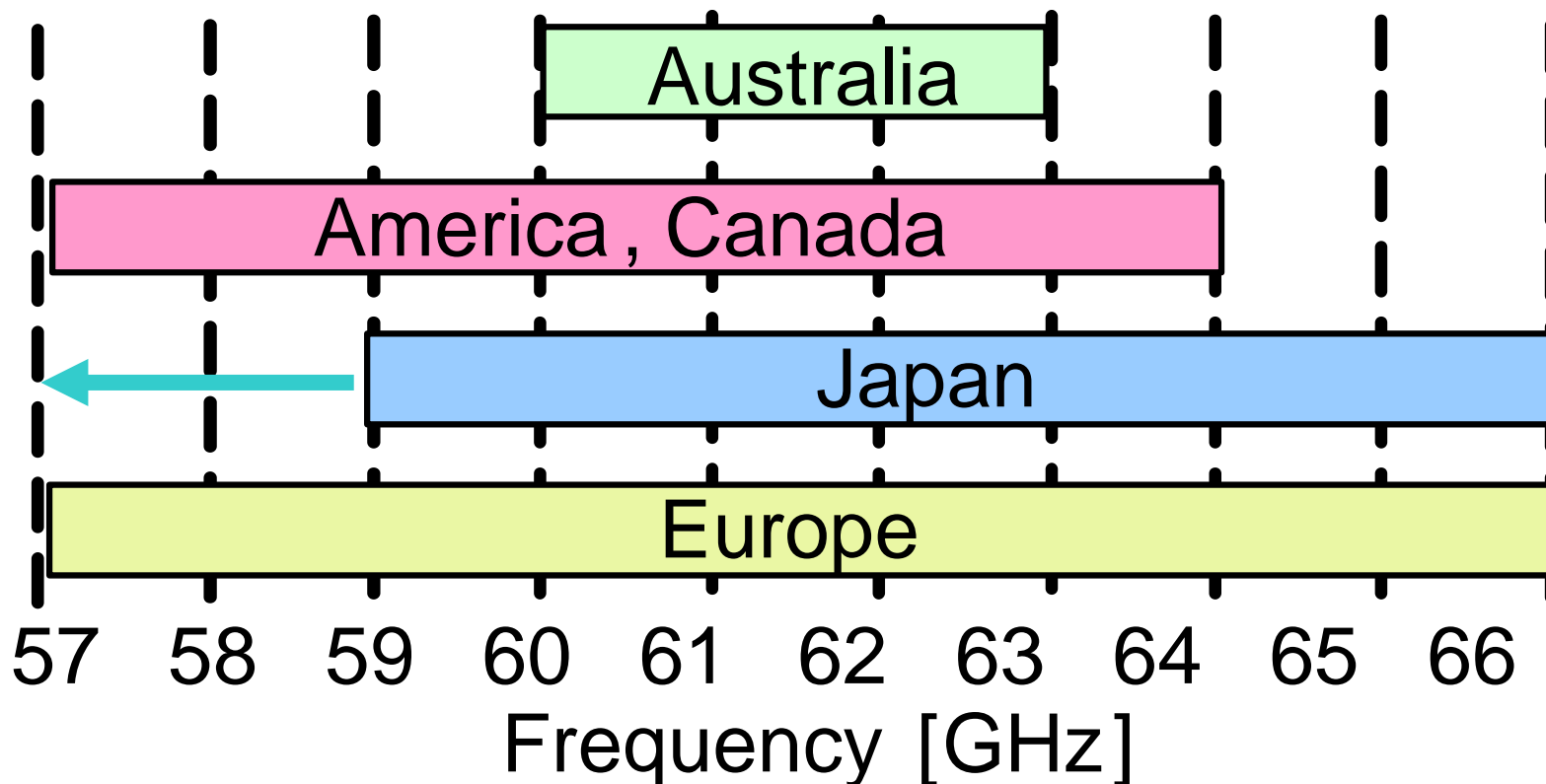


無免許で使用できるため  
超高速近距離通信に適応



[1] Rec. ITU-R P.676-2, Feb. 1997

## 60GHz unlicensed band



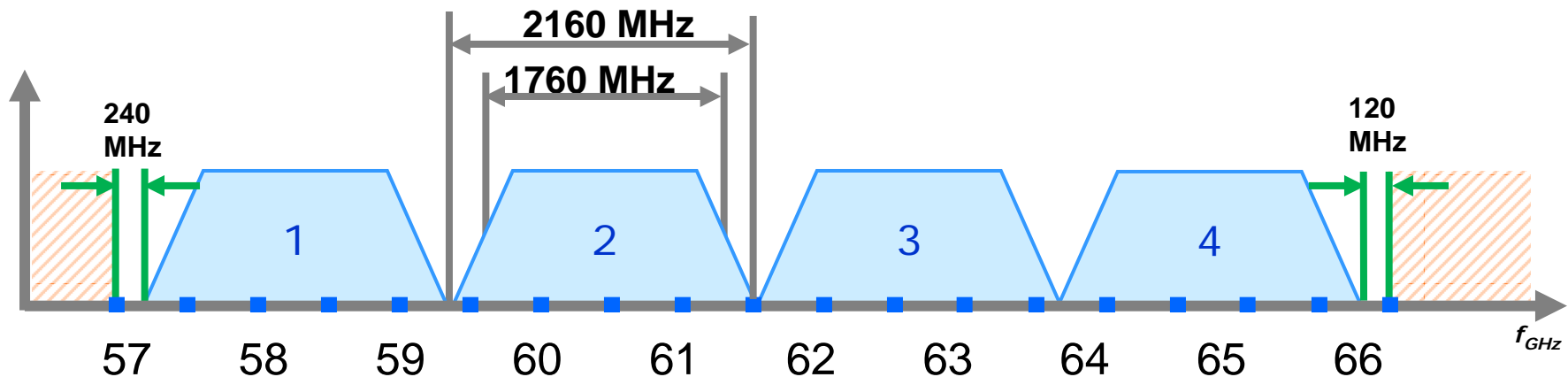
[1] <http://www.tele.soumu.go.jp>

# 60GHz channel plan

## IEEE802.15.3c

Ref: IEEE 802.15-09-192-003c with draft doc.

Channel Number	Low Freq. (GHz)	Center Freq. (GHz)	High Freq. (GHz)	Nyquist BW (MHz)	Roll-Off Factor
A1	57.240	58.320	59.400	1760	0.227
A2	59.400	60.480	61.560	1760	0.227
A3	61.560	62.640	63.720	1760	0.227
A4	63.720	64.800	65.880	1760	0.227



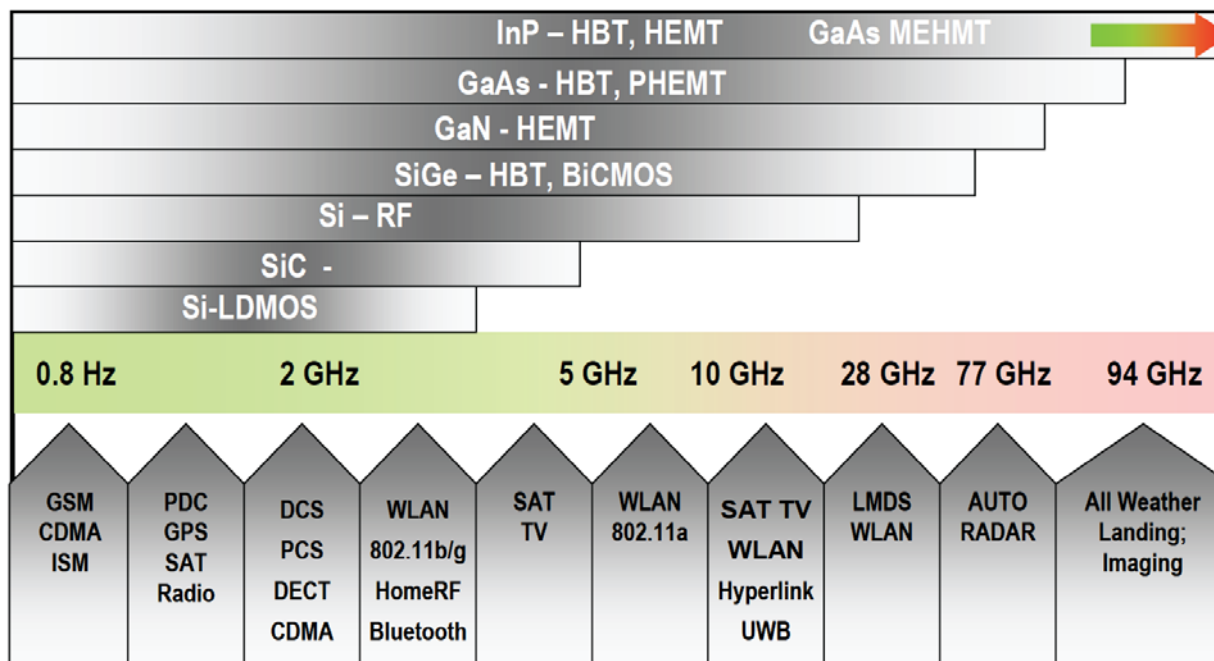
4 channel of 2.16GHz-BW

## 共通課題

- ABB, DBBとのCMOSワンチップ化
- 60GHzでのダイレクトコンバージョン
- PAのP1dB > 10dBm (PAE > 10%)
- LNAのNF < 6dB

## 40Gbps(64QAM)の課題

- PA, LNAの広帯域化
- VCOの位相雑音 < -95dBc/Hz @ 1MHz-offset
- ADC > 10bit, 3.62GSps
- DAC > 12bit, 3.62GSps



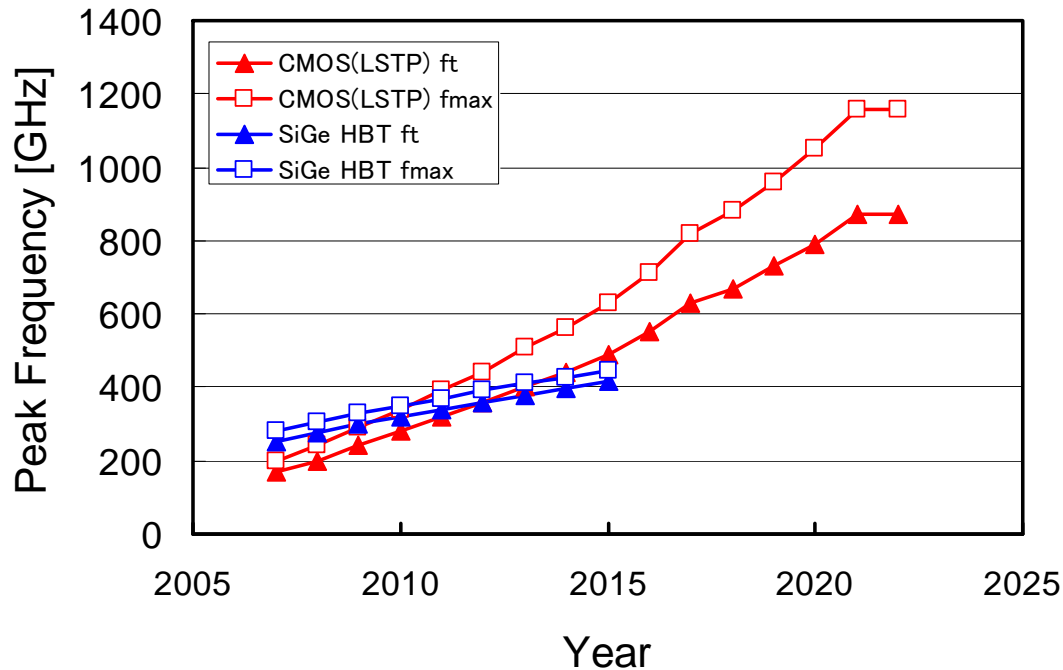
2007 ITRS page 2, Figure RFAMS1

- コスト要因でデバイスが選択される

携帯端末用PA (10GHz以下)

GaAs HBT, (Si-LDMOS) ⇒ SiGe HBT, RF CMOS





Cellular系: PAを除きCMOS化が進行  
データ通信系\*: すべてCMOS化

\*WLAN, Bluetooth, UWB等の室内向け無線通信

- ・ 集積化による低コスト化
- ・ キャリブレーション技術による性能向上

## 長所

- ・デジタル回路と同じチップに**混載**できること
  - ⇒**コスト**面での優位(最大の利点)
  - ⇒デジタルアシステッド技術の利用
- ・性能面の優位は、 $f_T$ ,  $f_{max}$ が高いことだけ

## 短所

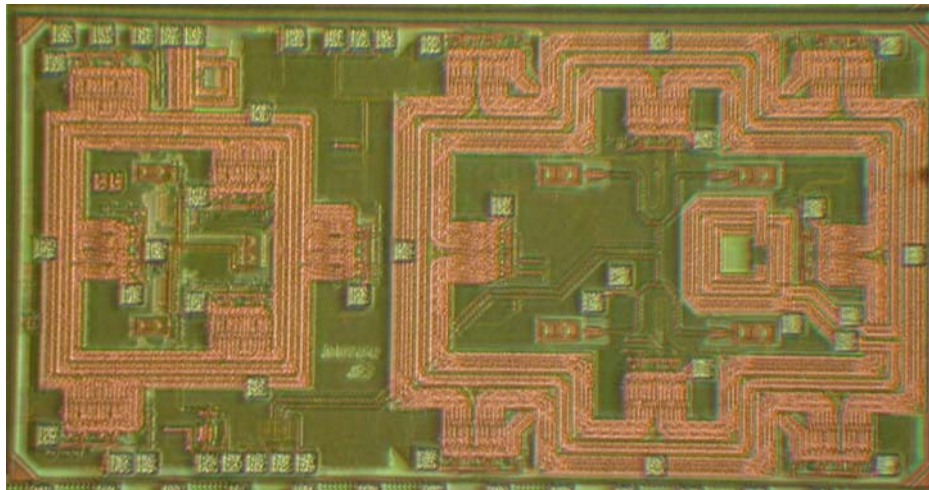
- ・耐圧が低い (微細化について低下)
- ・ゲインが低い (微細化するとより下がる)
- ・Passive素子のロスが大きい (微細化するとより悪化)
- ・ノイズが大きい
- ・微細化につれて製造コストが増加

## ▪ GSM/GPRS Quad-band対応 PAE

51% in low bands (GSM 850) (35dBm)

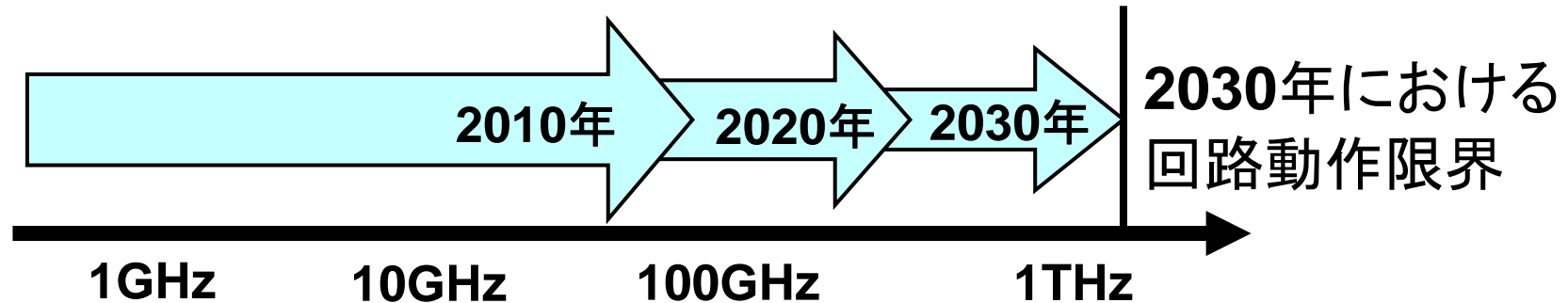
45% in high bands (GSM 900) (33dBm)

- 2-Million device-hour of operation without a single failure under full power and elevated temperature
- Zero field return in more than 10 Million units shipped.



I.Aoki *et al.*, ISSCC, 2008. (Axiom Microdevices)

デバイスの性能がでない分、  
工夫で性能をかせぐ



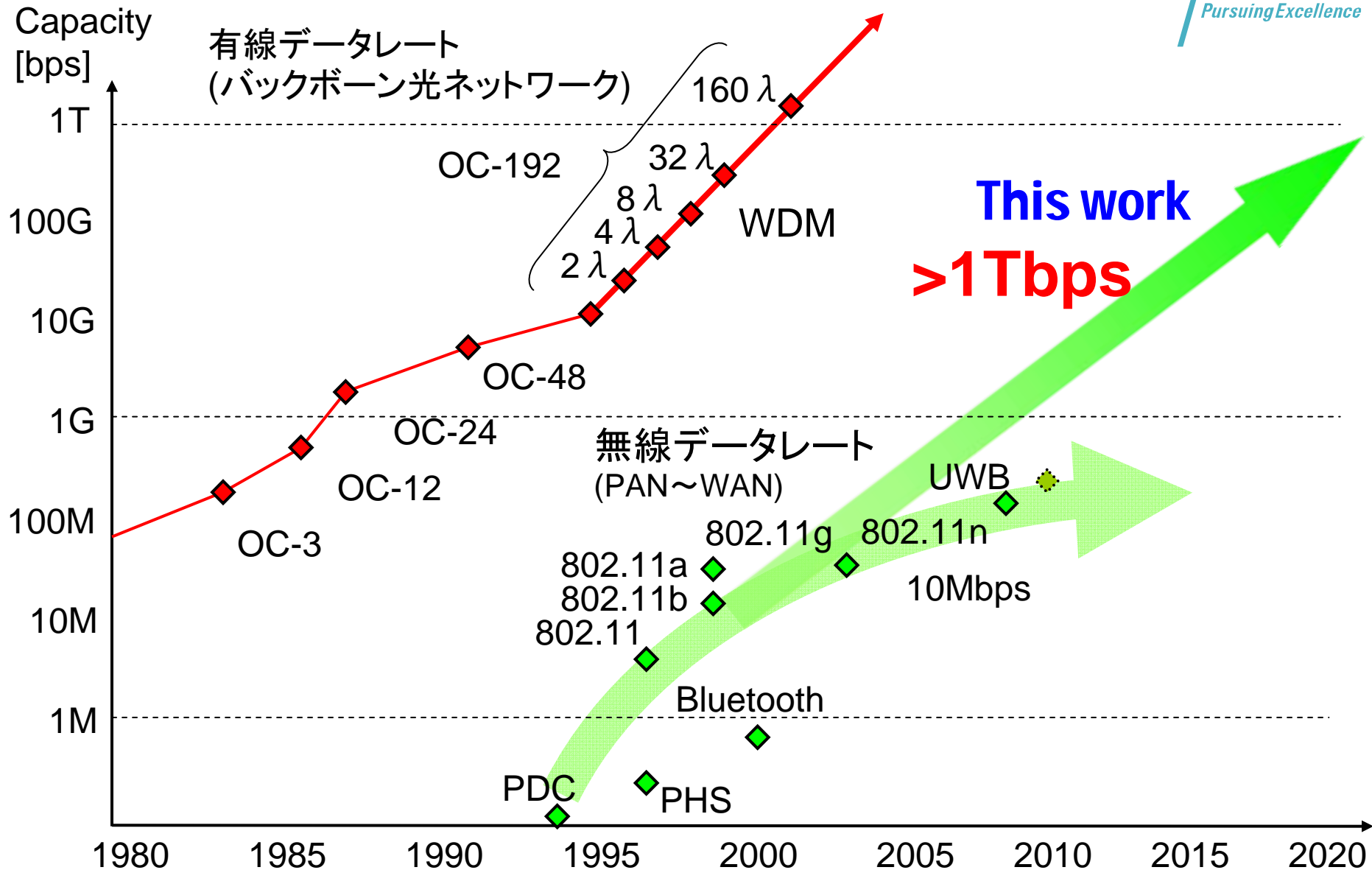
マイクロ波

ミリ波

テラヘルツ波

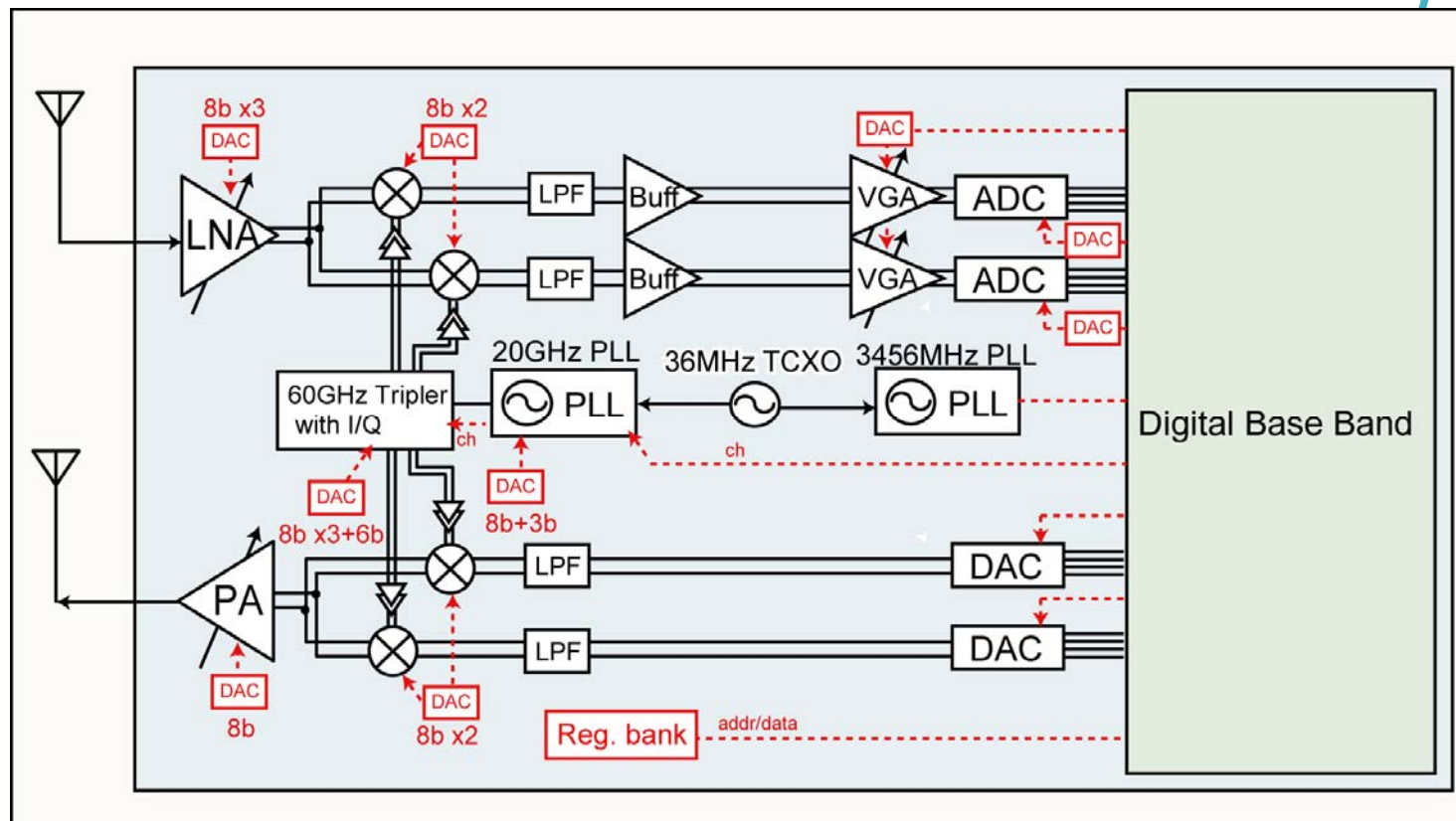
My target

F.Y.	2010年	2020年	2030年
最大発振周波数 ( $f_{max}$ )	0.2THz	1THz	5THz (予測)
キャリア周波数	60GHz	300GHz	1.5THz
伝送レート	40Gbps	200Gbps	1Tbps



# Our target

14

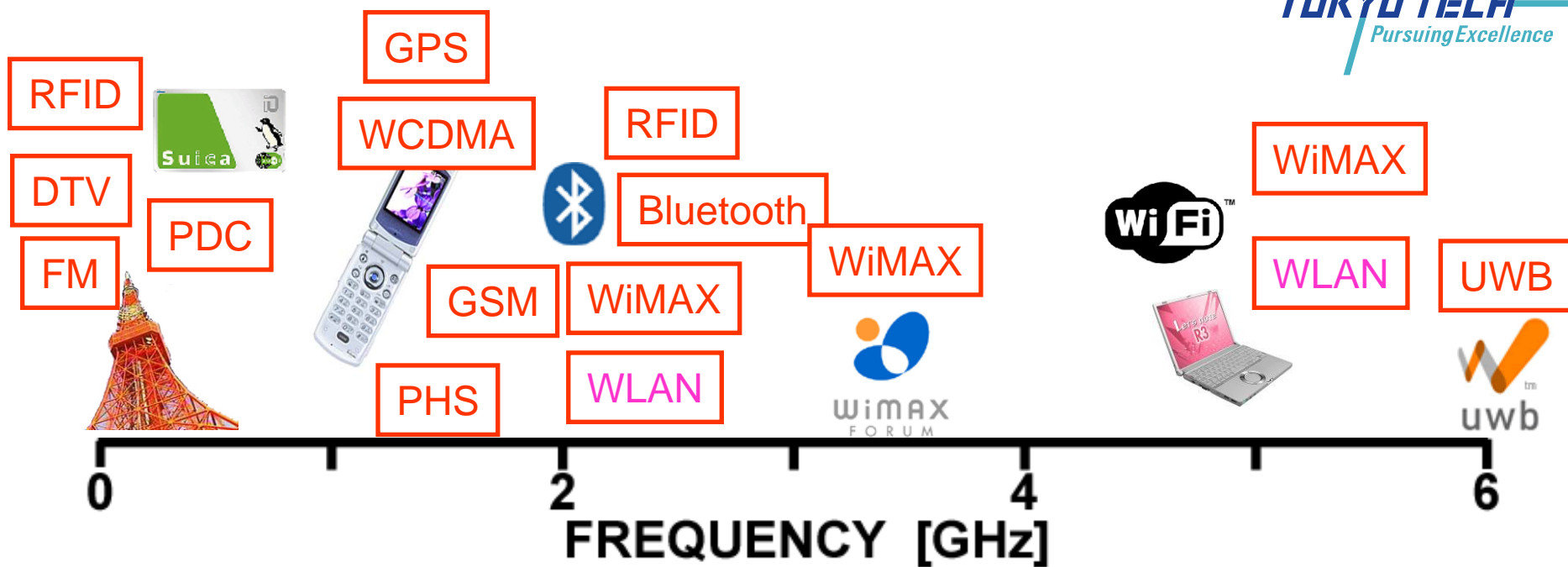


60GHz 2.16GHz-**full 4ch direct-conversion** by CMOS  
QPSK **64QAM 40Gbps**

IEEE 802.15.3c conformance

Dynamic power management: <300mW for RF front-end

- RF回路研究の動向
  - ミリ波
  - ➔ – マルチバンド
  - 低電圧



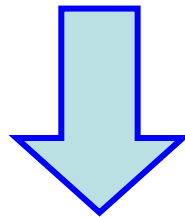
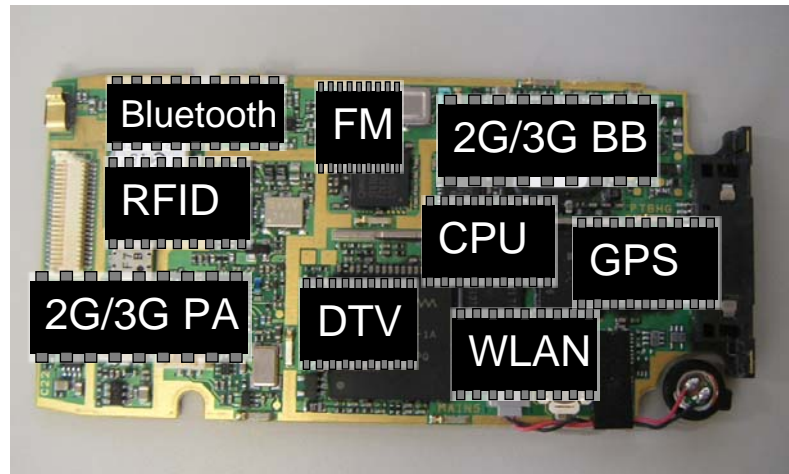
## Mobile Communication Device

- More multi-band/mode functions
- Smaller size
- Lower power operation

全ての周波数帯をカバーするRFフロントエンドをワンチップで実現



## Current



## Future



# 3GPP周波数割り当て

18

TOKYO TECH  
Pursuing Excellence

バンド	uplink	downlink	備考
I	1920 ~ 1980 MHz	2110 ~ 2170 MHz	日本(FOMA, au, SB)、アジア、欧州等
II	1850 ~ 1910 MHz	1930 ~ 1990 MHz	米国 (PCS 1900でも利用)
III	1710 ~ 1785 MHz	1805 ~ 1880 MHz	欧州 (DCS 1800でも利用)
IV	1710 ~ 1755 MHz	2110 ~ 2155 MHz	米国
V	824 ~ 849 MHz	869 ~ 894MHz	米国、豪州 (GSM 850でも利用)
VI	830 ~ 840 MHz	875 ~ 885 MHz	日本 (FOMA, au)
VII	2500 ~ 2570 MHz	2620 ~ 2690 MHz	欧州
VIII	880 ~ 915 MHz	925 ~ 960 MHz	欧州 (GSM 900でも利用)
IX	1749.9 ~ 1784.9 MHz	1844.9 ~ 1879.9 MHz	日本(FOMA)
X	1710 ~ 1770 MHz	2110 ~ 2170 MHz	
XI	1427.9 ~ 1452.9 MHz	1475.9 ~ 1500.9 MHz	日本 (旧シティフォン)

LTEへの対応 (Band 12,13,14,17,33,...,40)

2009/11/5

- Mobile phone 800MHz, 1.5GHz, 1.7GHz, 1.9GHz, 2GHz  
(+ 800MHz, 900MHz, 1.8GHz, 1.9GHz for GSM)  
(+ 1700MHz, 2100MHz, 2600MHz,... for LTE)
- WLAN 802.11b/g/n, Bluetooth 2.45GHz
- WLAN 802.11a/n 4.9GHz – 5.875GHz
- GPS 1.2GHz/1.5GHz
- DTV 440MHz – 770MHz
- UWB 3.1GHz – 10.6GHz

チップ数・チップ面積の増大 → 製造コスト・端末寸法

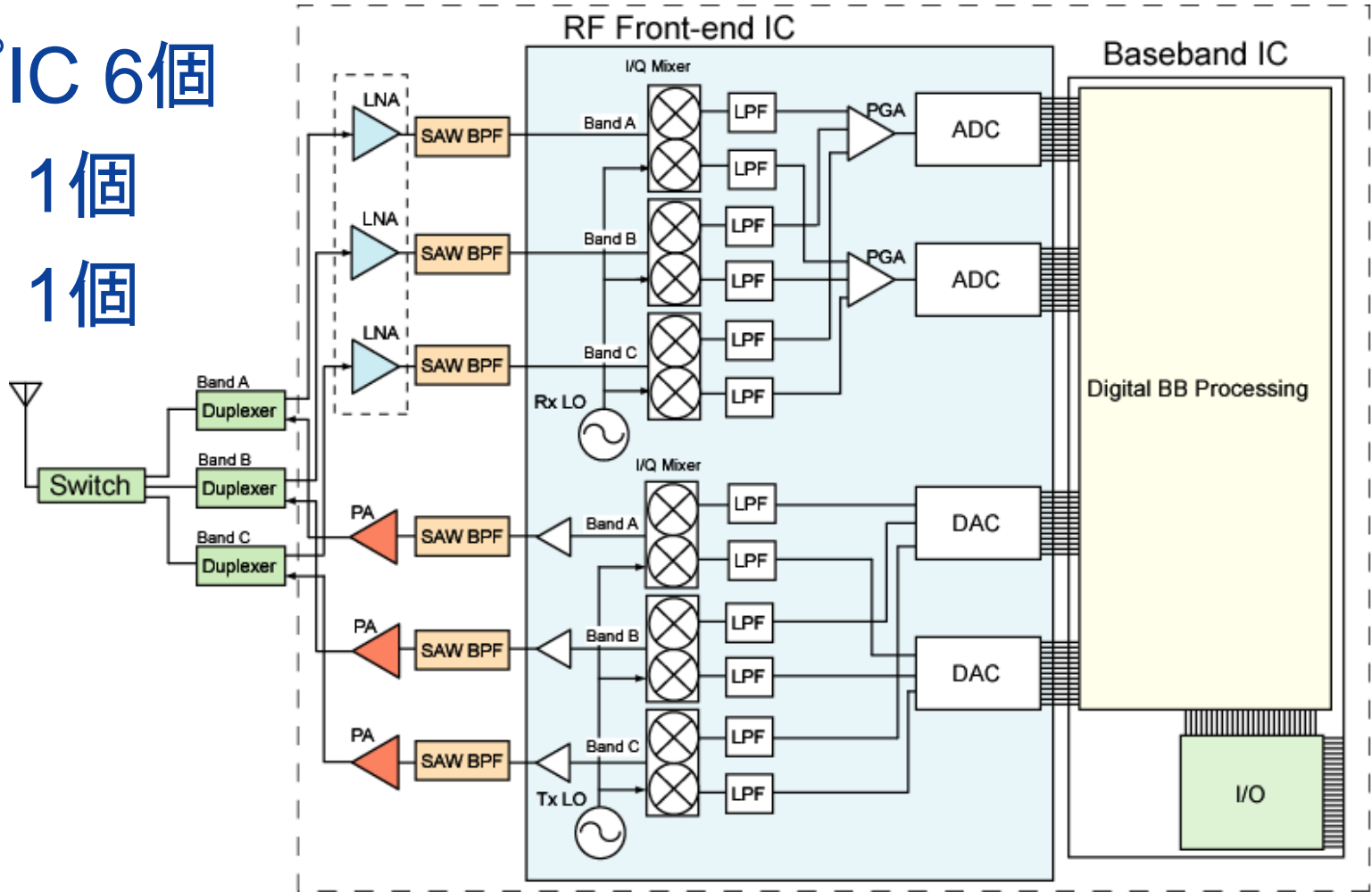
400MHz～10GHzのアプリケーションへの対応

フィルタ 10個

アンプIC 6個

RF IC 1個

BB IC 1個



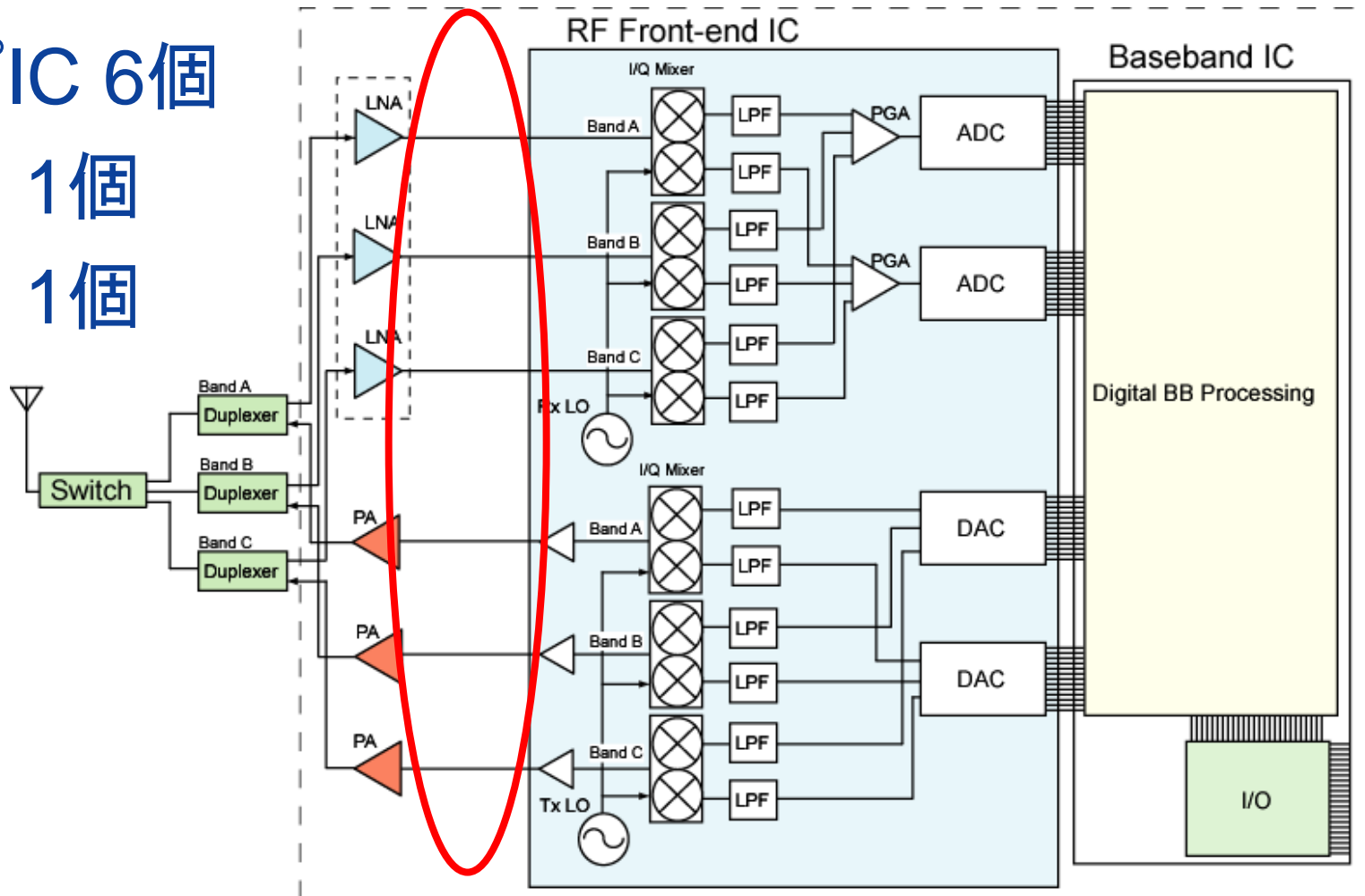
# 段間フィルタの削減

フィルタ 4個

アンプIC 6個

RF IC 1個

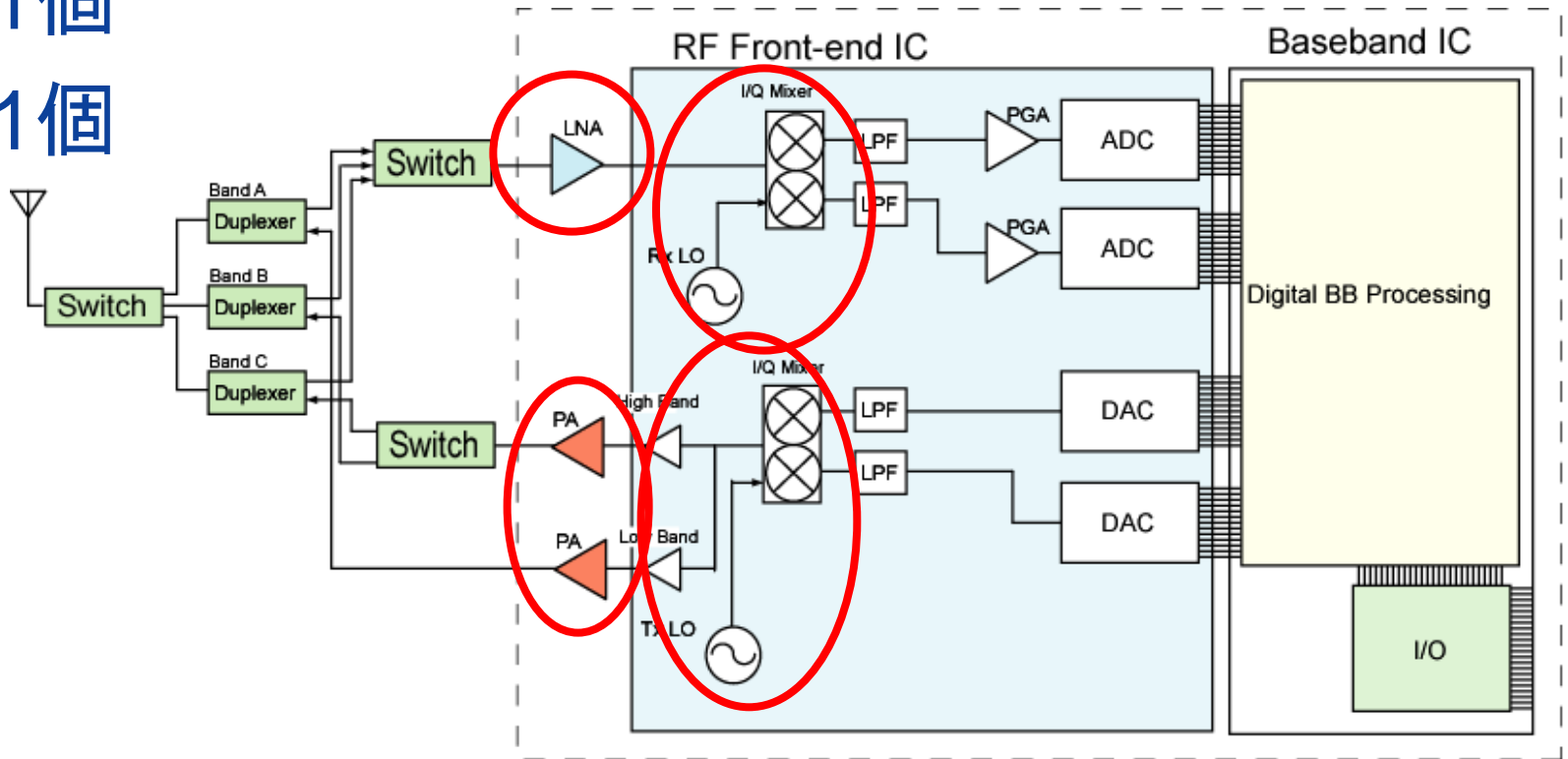
BB IC 1個



# 複数バンドの統合

フィルタ 6個  
アンプIC 3個  
RF IC 1個  
BB IC 1個

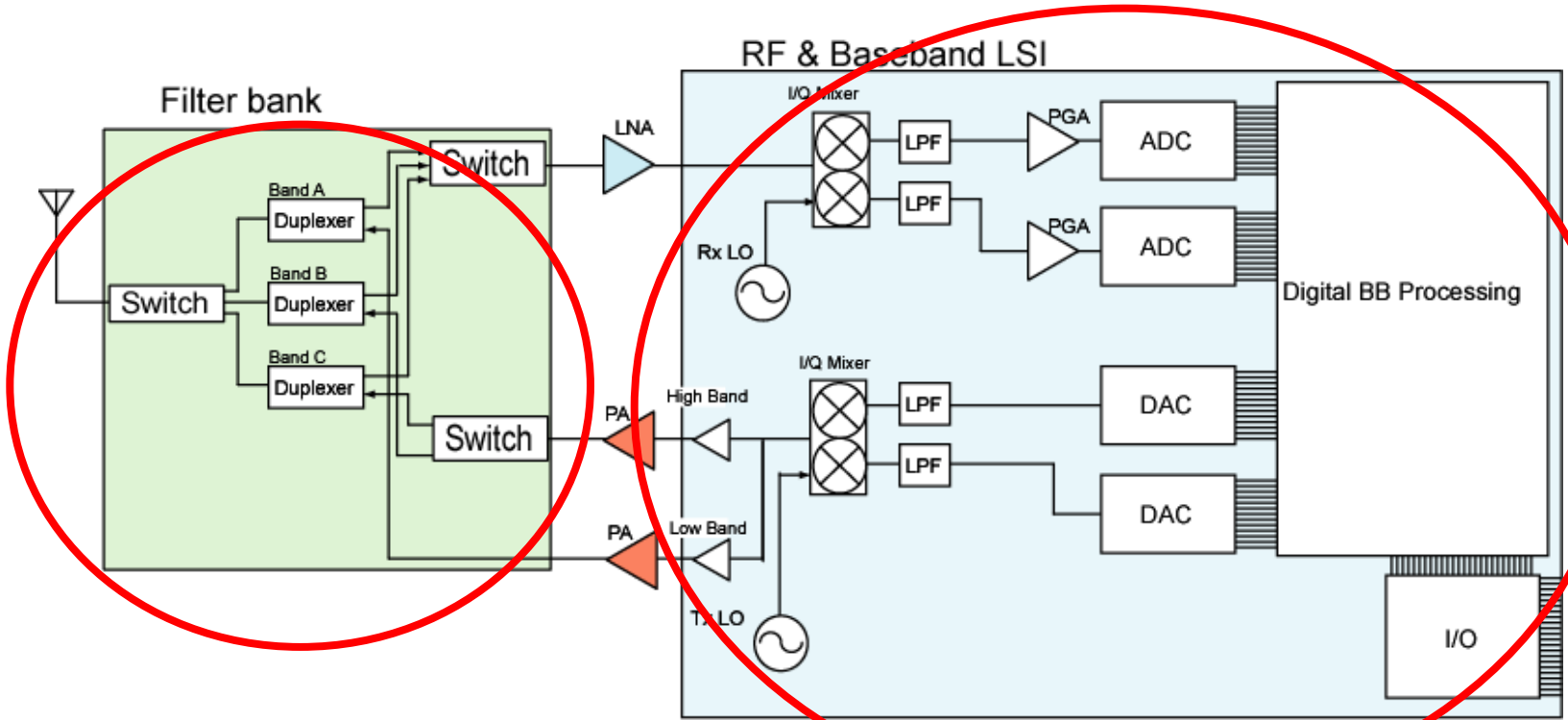
LNA統合  
PA統合(一部)  
LO, Mix統合



フィルタ 1個

アンプIC 3個

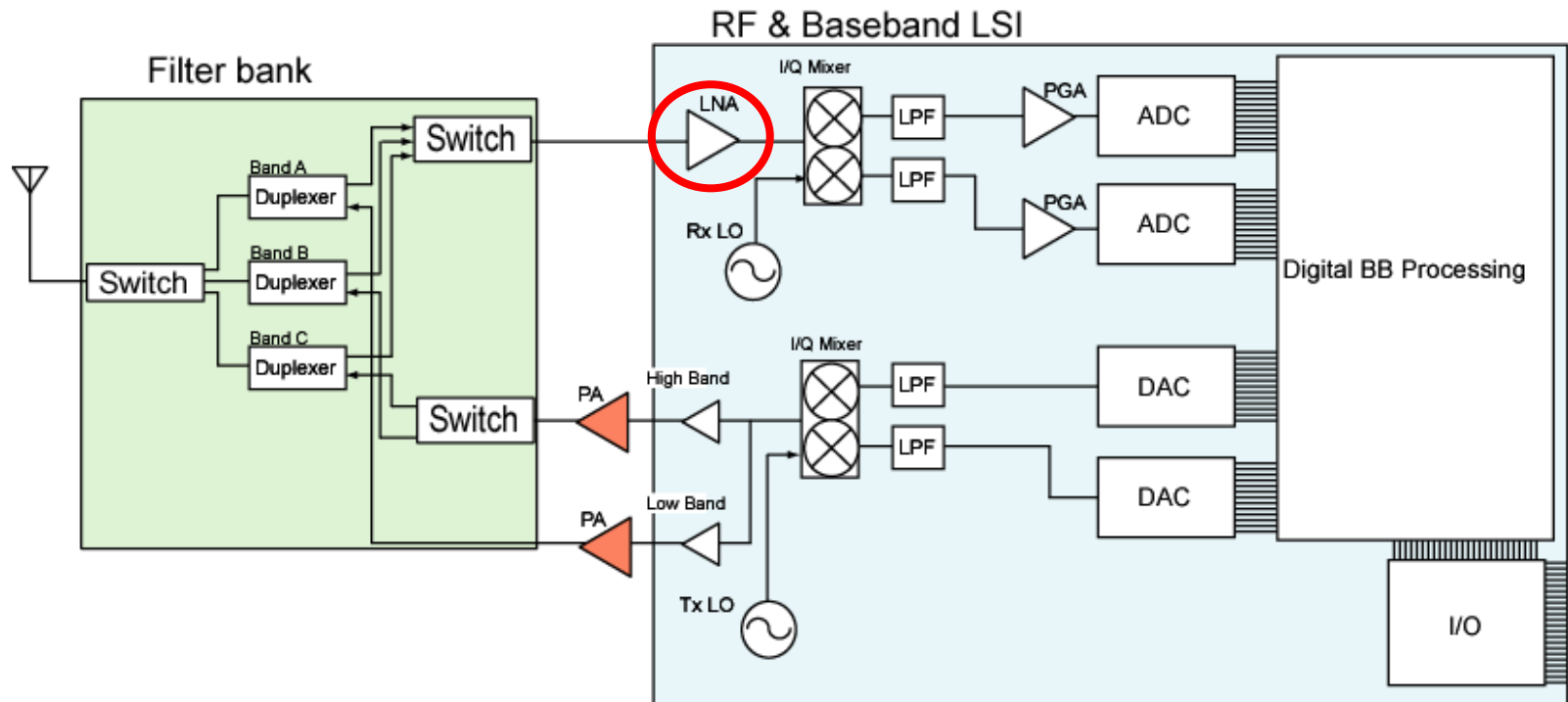
RF&BB LSI 1個



フィルタ 1個

アンプIC 2個

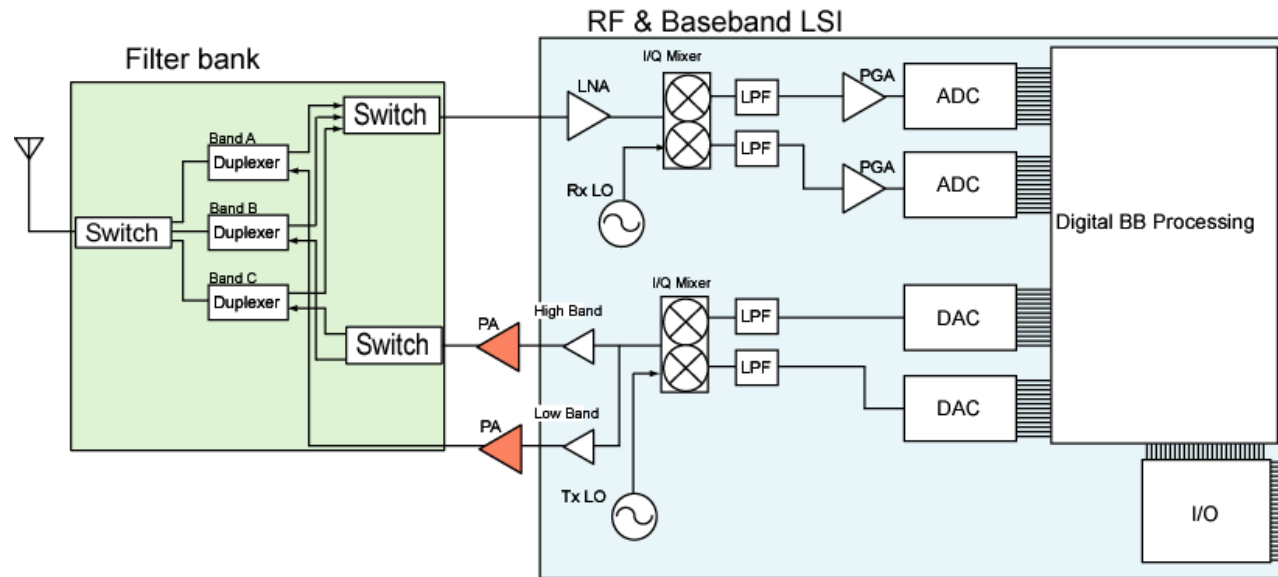
RF&BB LSI 1個

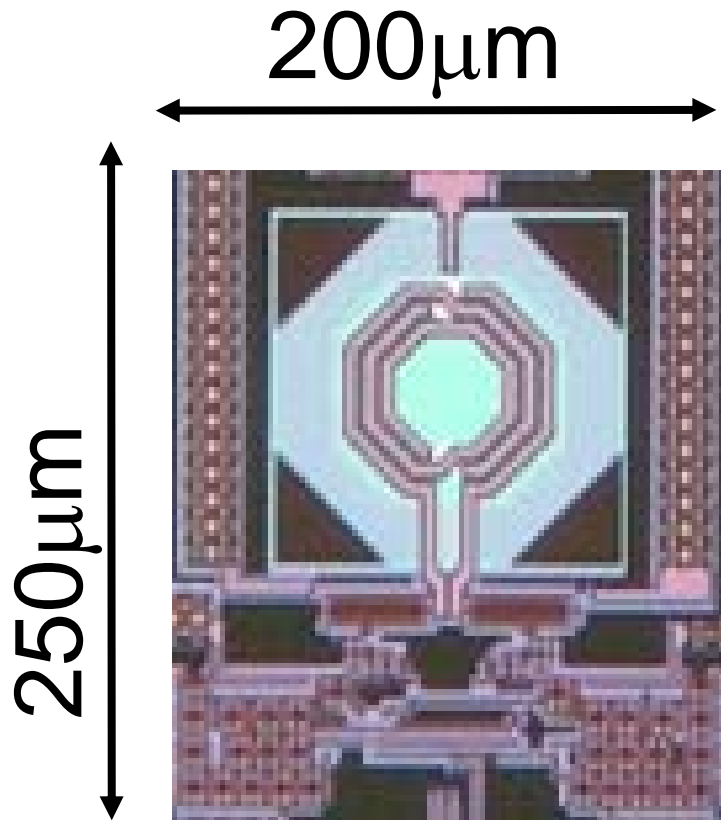


LNA内蔵-段間フィルタ、Filter部の統合の順番はoptional



- VCOのマルチバンド化
- マルチバンドLNA・Mixerの高線形化
- マルチバンドPAの出力電力・PAE改善
- PAのチューナブル化
- Duplexerのマルチバンド化



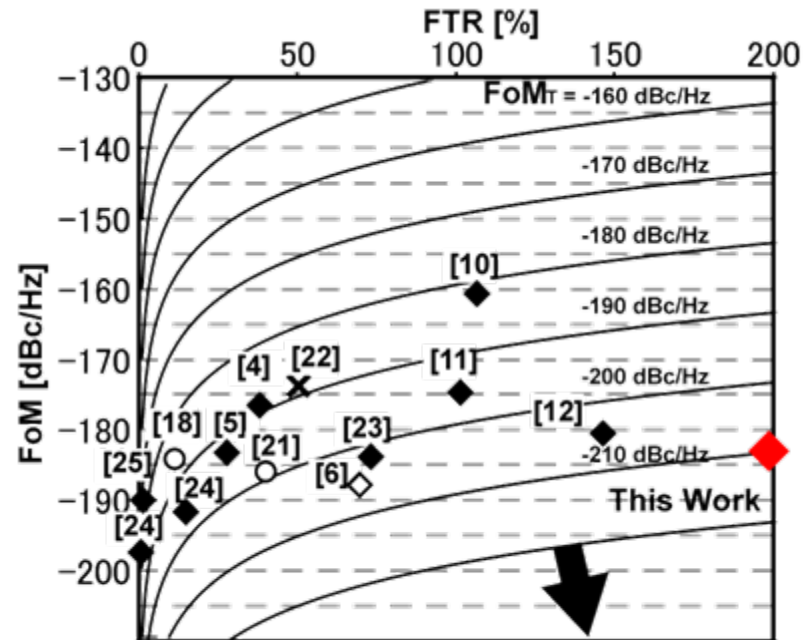


CMOS 90nm

FTR: **9.3MHz~5.7GHz**

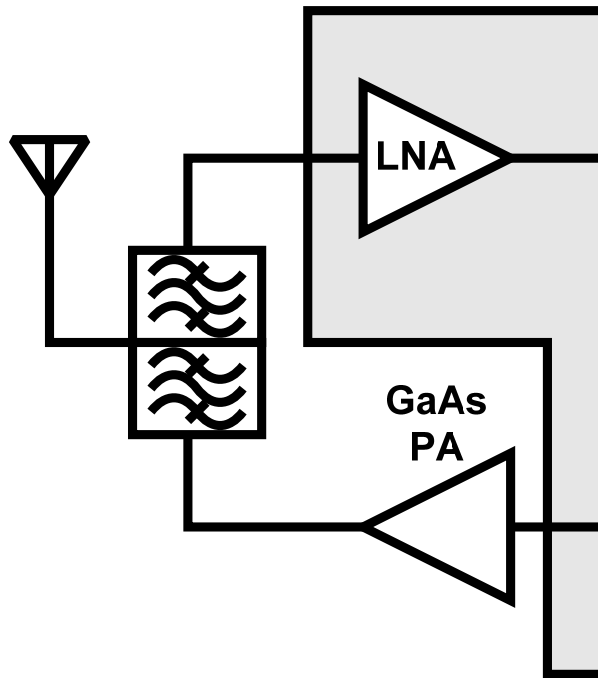
FoMT: **-210dBc/Hz**

Pdc: **5.9 - 11.2 mW**

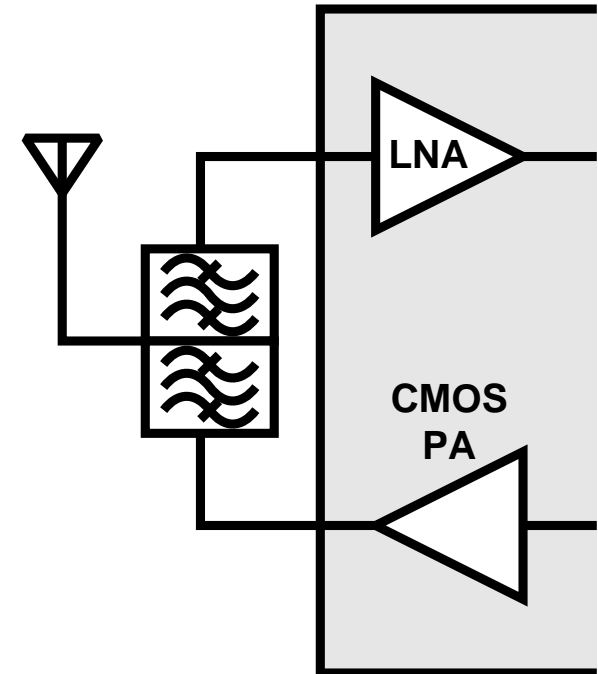


◆ Pure CMOS Technology IMPROVEMENT OF FoMT  
◇ CMOS with MEMS OSOI CMOS X BiCMOS △ SiGe-BiCMOS

## ■ Now



## ■ Future



- Conventionally, PA is fabricated in compound semiconductor such as GaAs
- Recently, CMOS PA is under hot debated to realize single chip transceiver



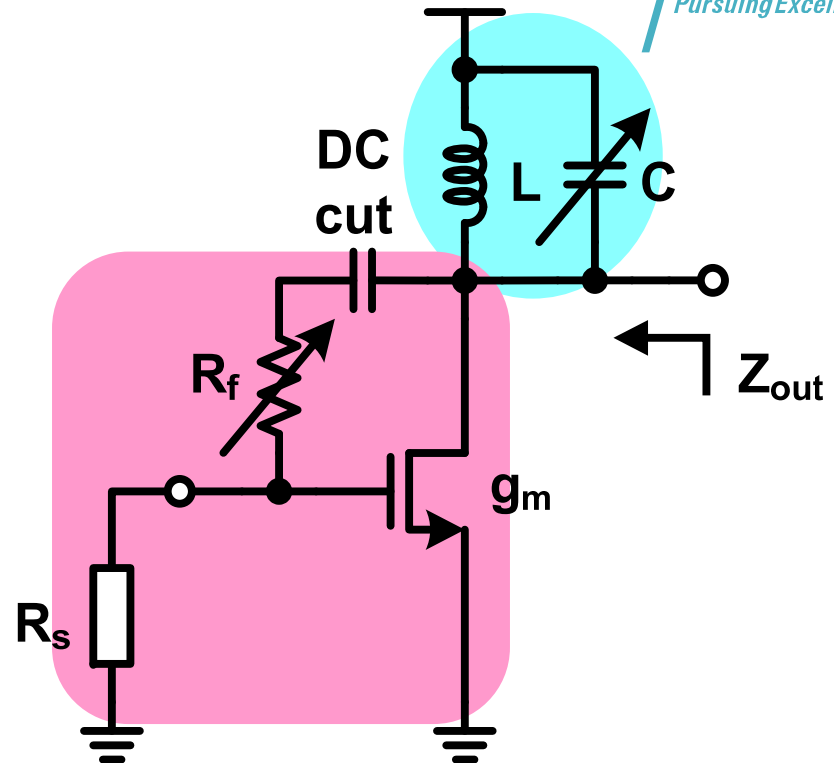
If  $r_{ds} = \infty$ ,

$$Z_{out} = \frac{R_f + R_s}{g_m R_s + 1} \parallel \frac{1}{j\omega C} \parallel (R_L + j\omega L)$$

When  $f = \frac{1}{2\pi\sqrt{LC}}$

(Resonance frequency)

$$Z_{out} = \frac{R_f + R_s}{g_m R_s + 1} \parallel \frac{L}{CR_L}$$



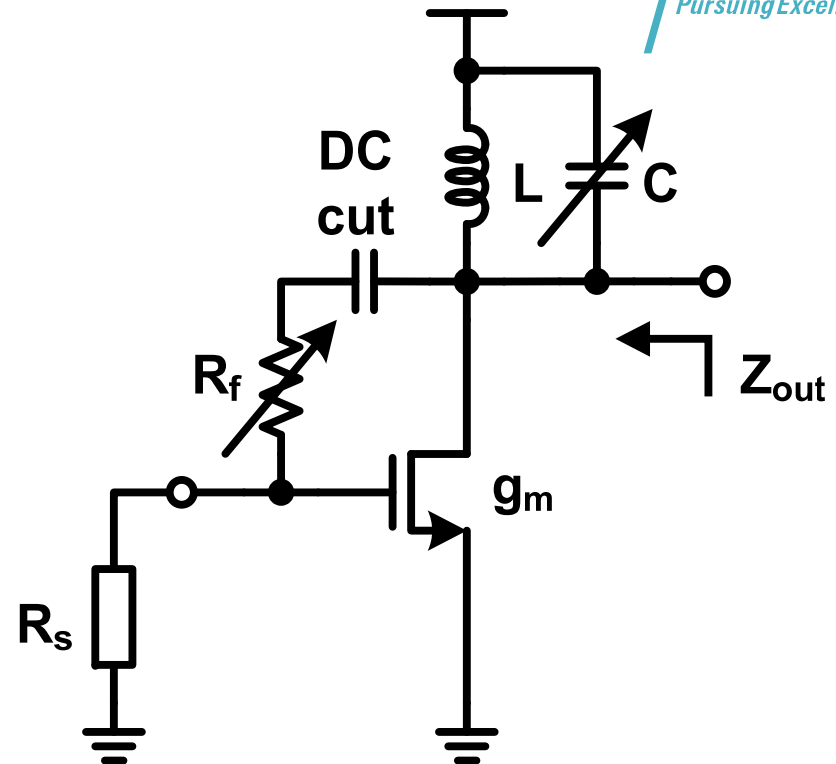
$R_s$  : source impedance ( $50\ \Omega$ )

$R_L$  : inductor parasitic resistance

**Tune C to cancel imaginary part of  $Z_{out}$  at arbitrary frequency**

$$Z_{out} = \frac{R_f + R_s}{g_m R_s + 1} \parallel \frac{L}{CR_L}$$

- Tune  $R_f$  to match  $Z_{out}$  to  $50 \Omega$
- $Z_{out}$  depends on the value of  $C$ , so  $R_f$  needs to be change according to the matching frequency



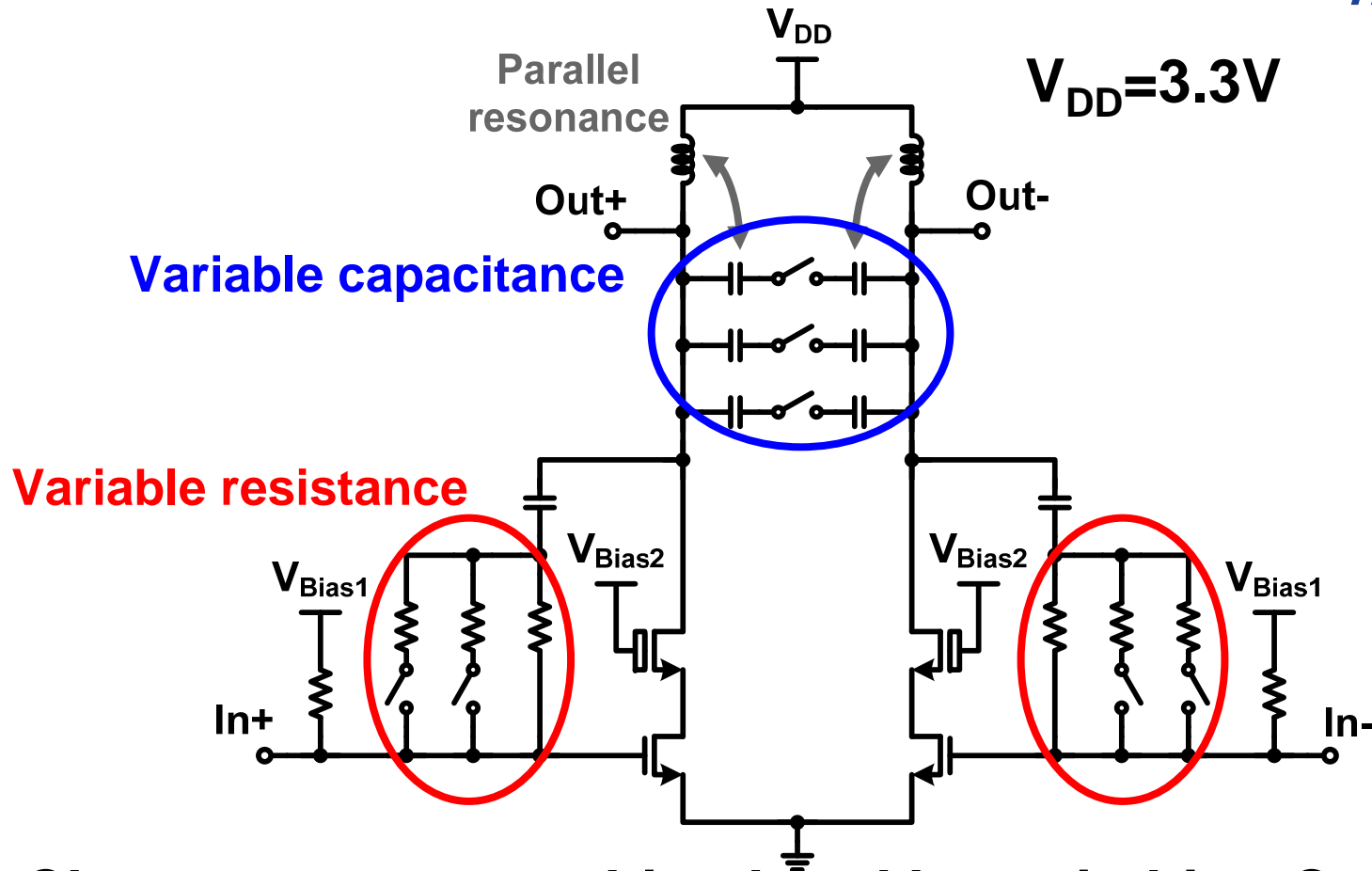
$R_s$  : source impedance ( $50 \Omega$ )

$R_L$  : inductor parasitic resistance

In fact,  $r_{ds}$  is small...



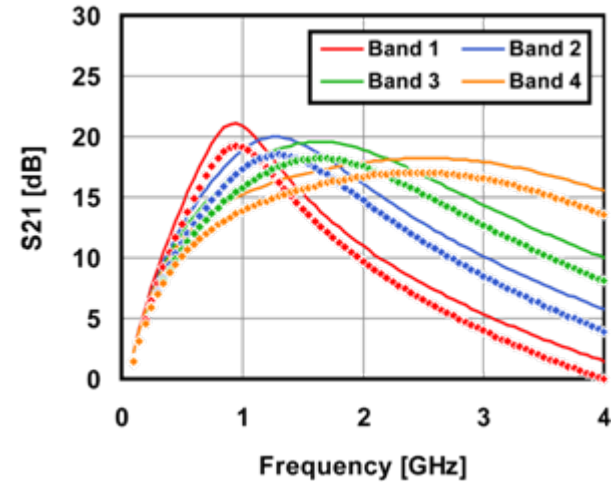
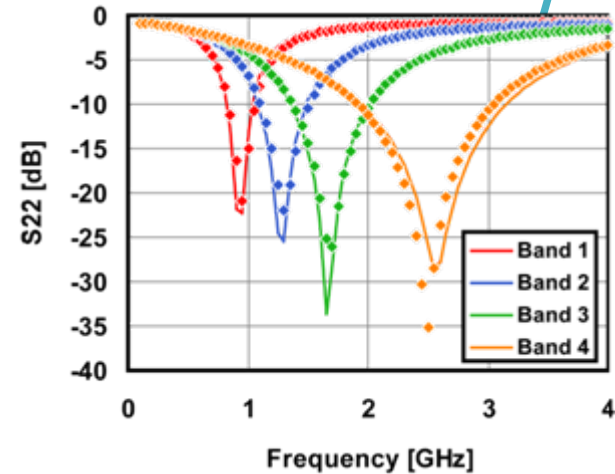
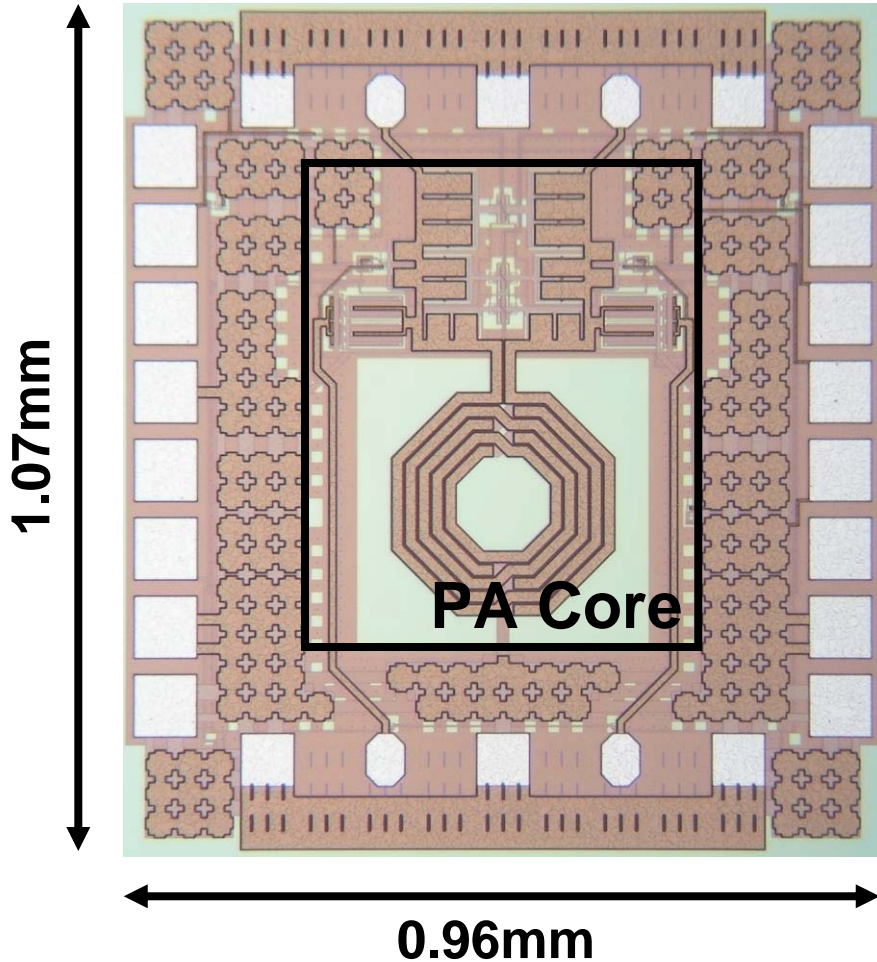
**Cascode topology is used**



- Change output matching band by switching C and R
- Differential topology for 3dB larger  $P_{sat}$
- Class-A bias

# 世界初：チューナブルマルチバンドPA

CMOS 180nm  
0.8~3.0GHz PA



Psat=22dBm, PAE=23%



	Technology	$V_{DD}$ [V]	Frequency [GHz]	$P_{sat}$ [dBm]	PAE@peak [%]	Area [mm <sup>2</sup> ]	Output matching
[4] RFIC '04	0.13 $\mu$ m CMOS	2.0	2.0 ~ 8.0	7 ~ 10	2 (@1dB)	—	Wideband
[5] ISSCC '09	0.13 $\mu$ m CMOS	1.5	0.5 ~ 5.0	14 ~ 21	3 ~ 16 (drain eff.)	3.6	Wideband
[6] T-MTT '07	0.18 $\mu$ m CMOS	2.8	3.7 ~ 8.8	16 ~ 19	8 ~ 25	2.8	Wideband
[7] ISSCC '09	0.13 $\mu$ m CMOS	3.0	1.0 ~ 2.5	28 ~ 31	18 ~ 43	2.56*	Wideband
This work	0.18 $\mu$ m CMOS	3.3	0.9 ~ 3.0	20 ~ 22	11~ 23	1.03	<b>Tunable</b>

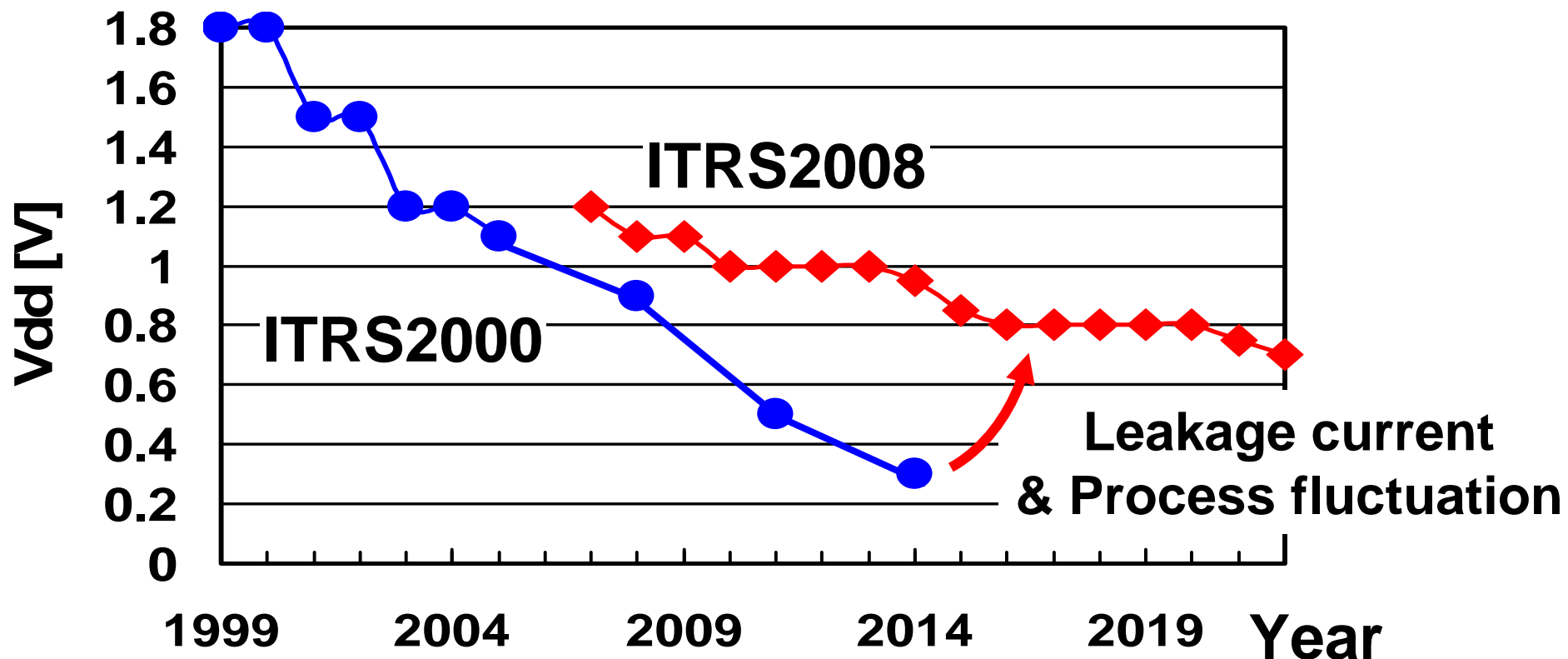
**\*With distributor**

ソフトウェア無線 (SDR: Software Defined Radio)  
コグニティブ無線 (Cognitive Radio)

リコンフィギュラブルRF回路により実現

- 10MHz～6GHzチューナブルVCO(世界記録)
- 世界初のチューナブルCMOS PA

- RF回路研究の動向
  - ミリ波
  - マルチバンド
  - ➔ – 低電圧



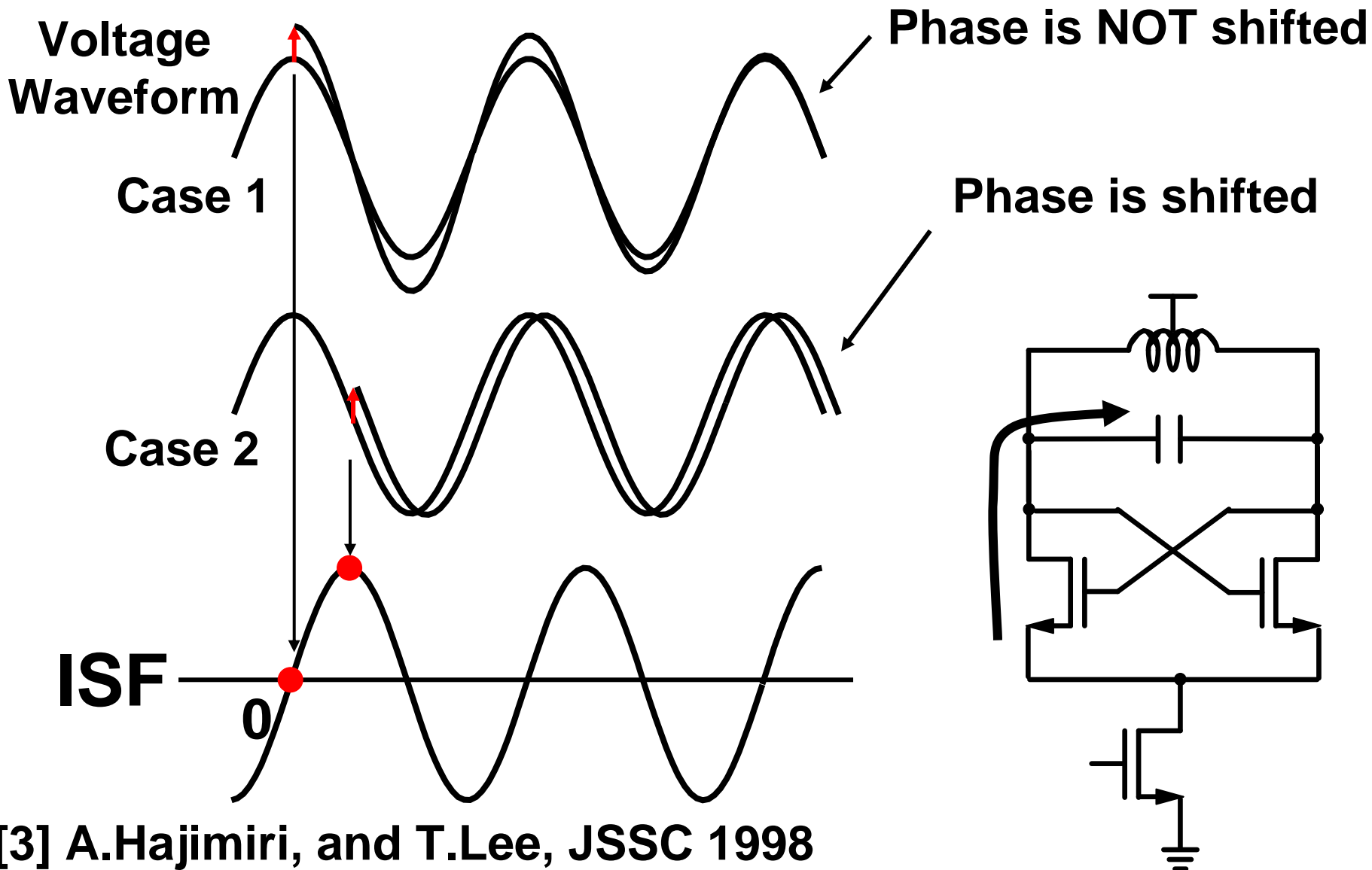
**The voltage scaling is required again.  
Low-voltage circuit design is challenging.**

- Transformer-Feedback VCO can operate with a low supply voltage.
- 0.5V and 0.35V VCOs are reported.

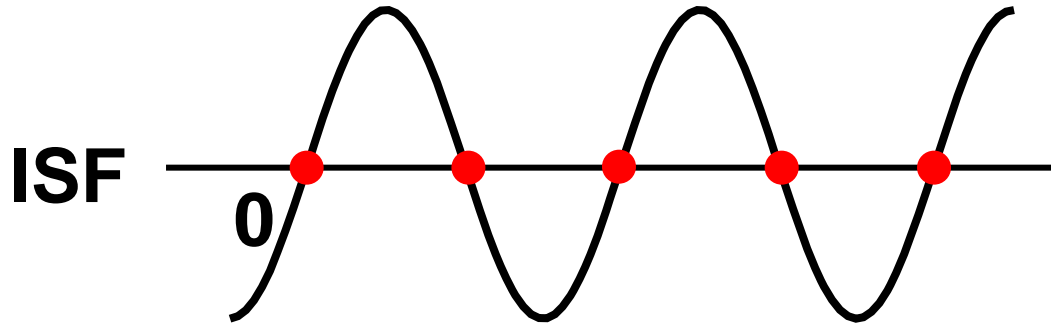
[1] K. Kwok, and H. C. Luong, JSSC 2005

- Class-C VCO achieves 196dBc/Hz of FoM.
- Startup is an issue of Class-C VCO under the low-voltage condition.

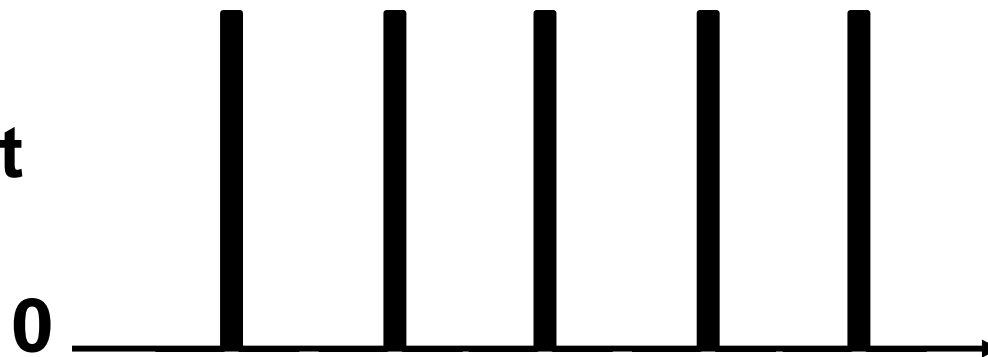
[2] A. Mazzanti, and P. Andreani, JSSC 2008



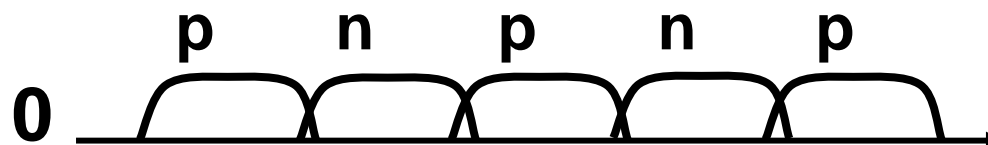
# Ideal Current Conduction



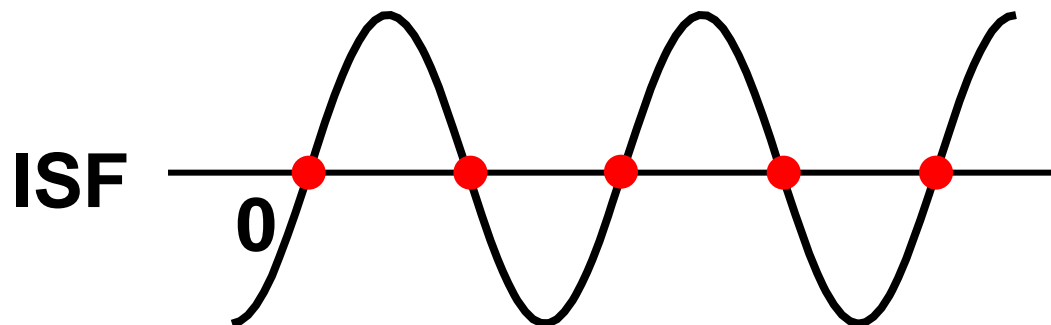
Ideal Current



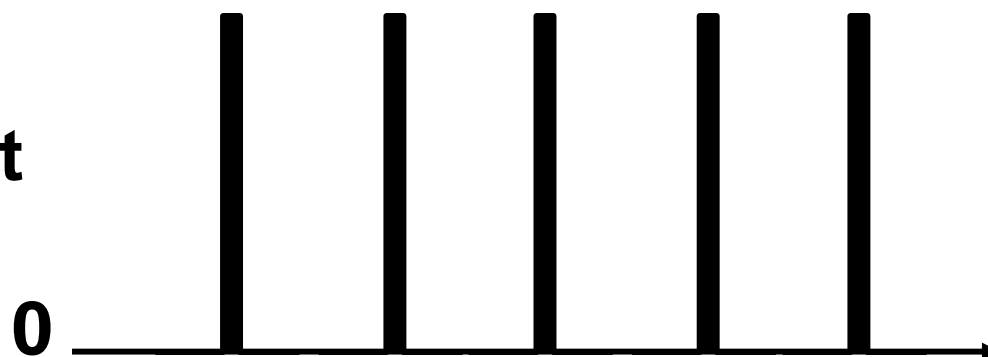
Conventional  
LC-VCO



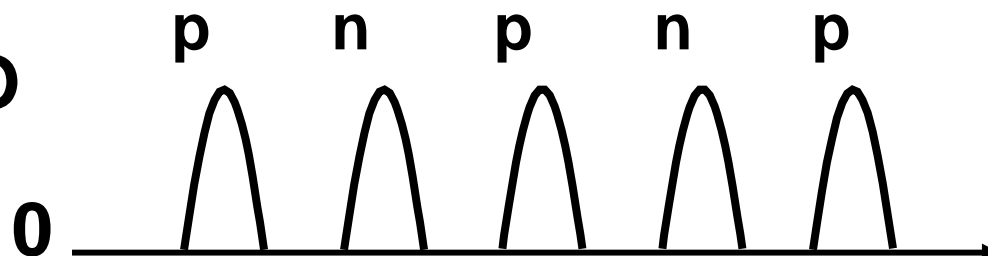


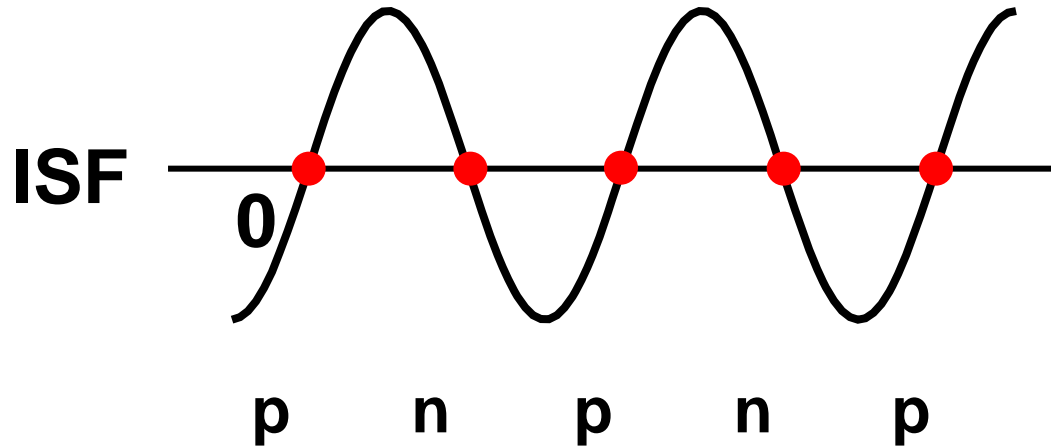


Ideal Current

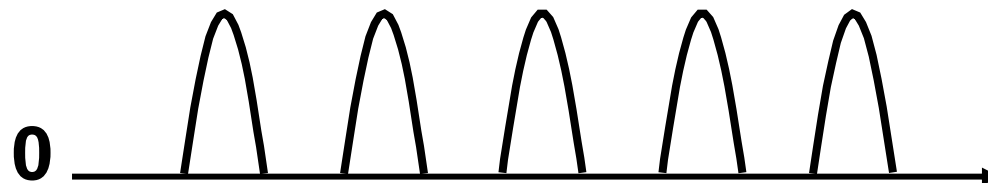


Class-C VCO

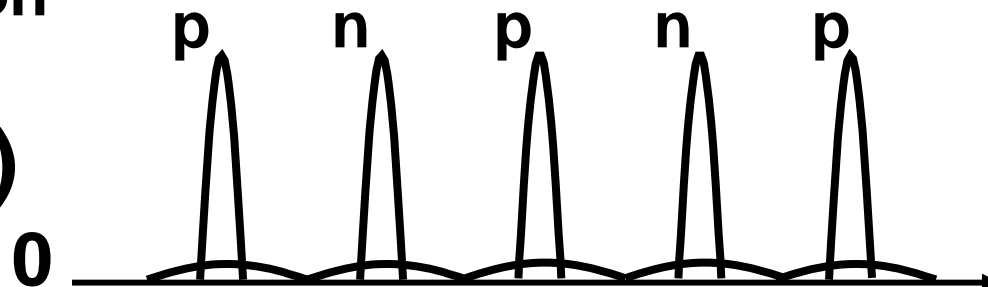


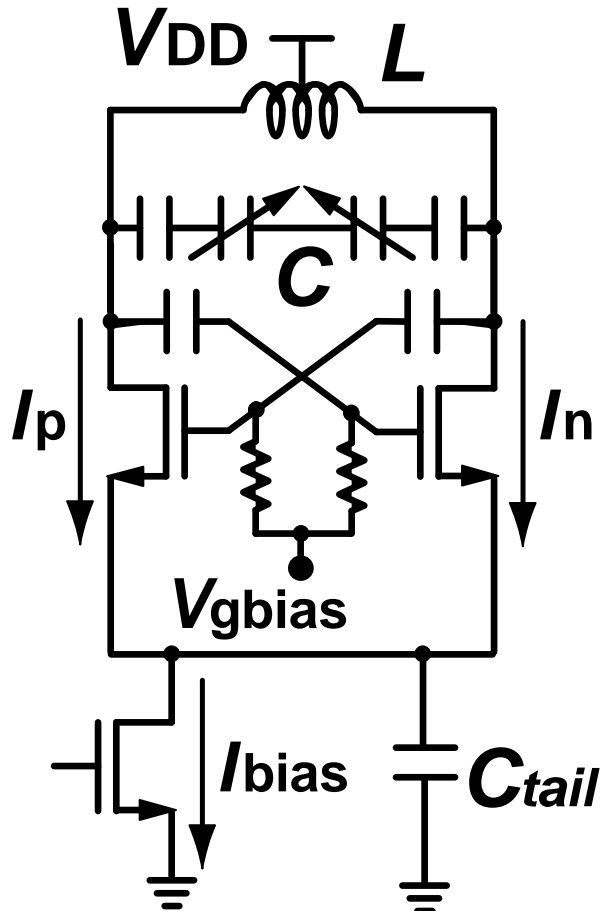


Class-C VCO



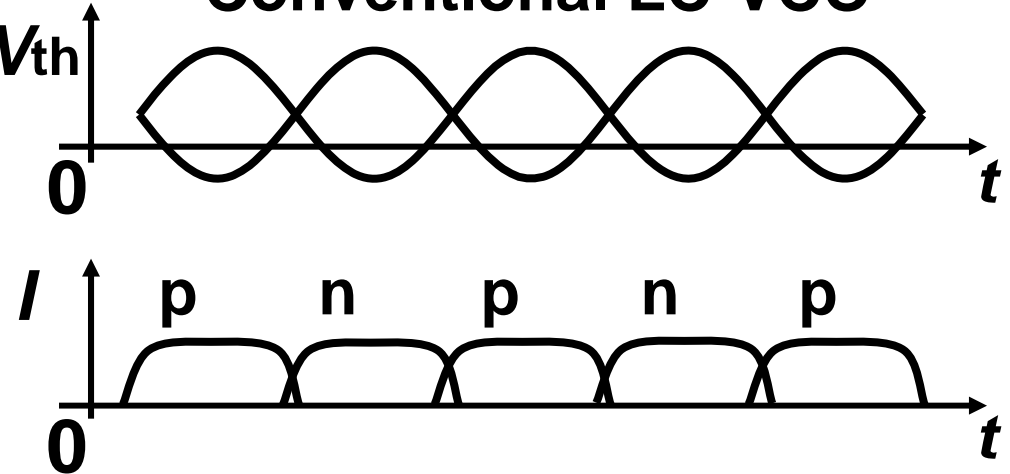
Dual-Conduction Class-C VCO (This work)





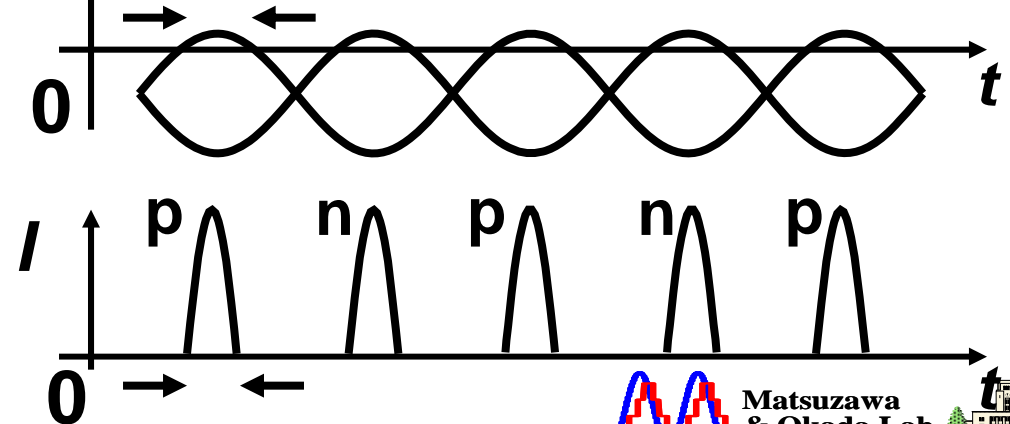
$$V_{eff} = V_{gs} - V_{th}$$

## Conventional LC-VCO

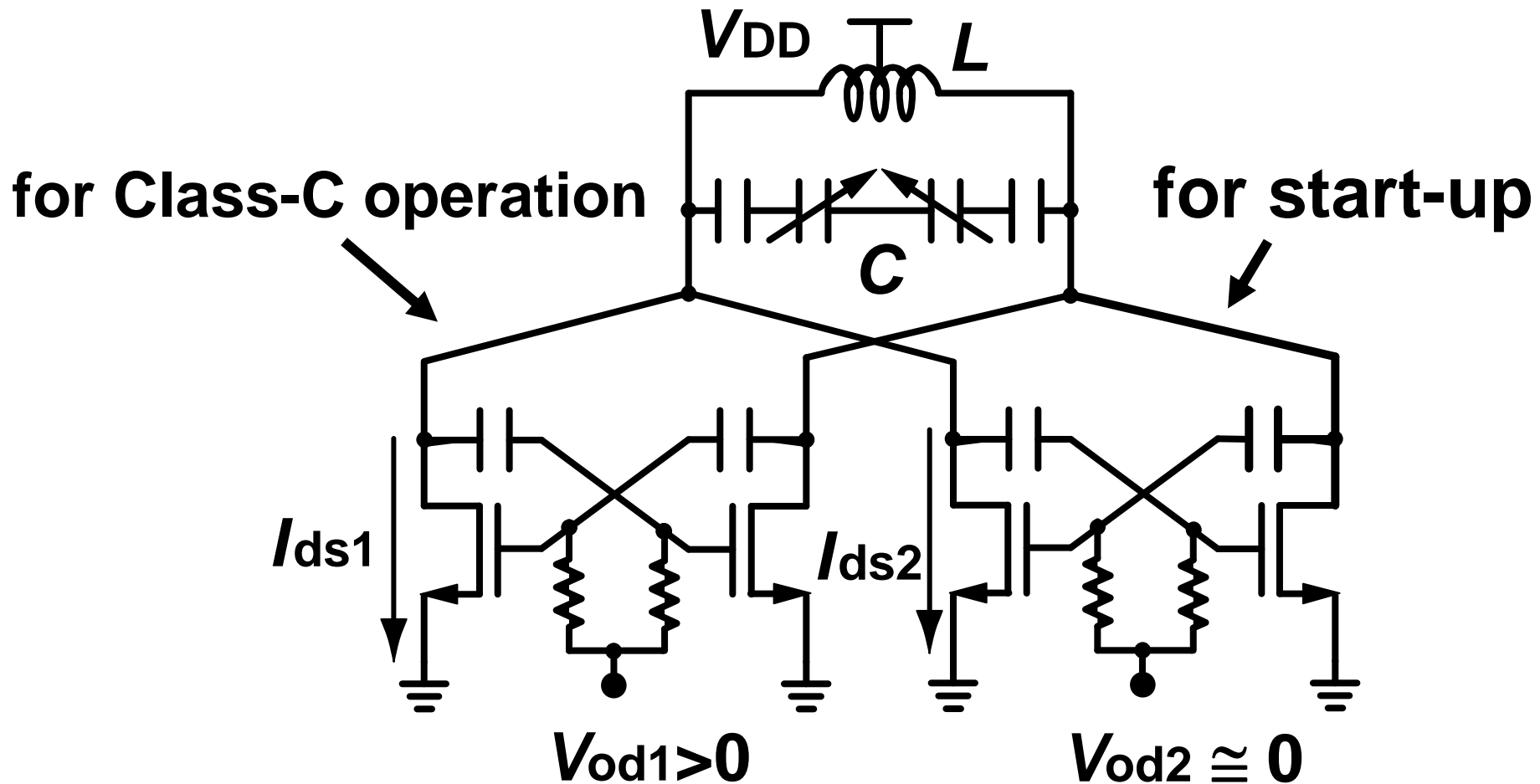


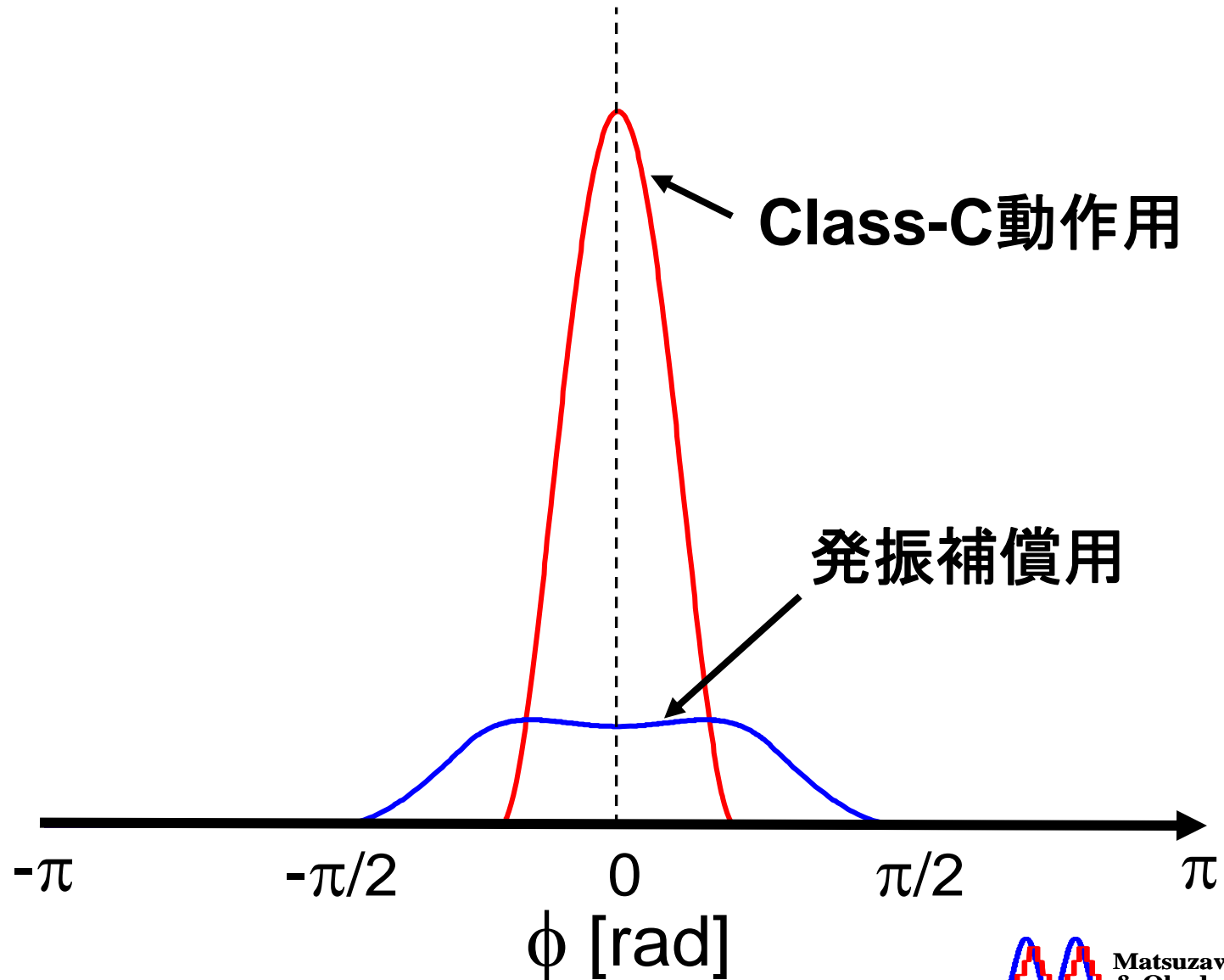
$$V_{eff} = V_{gs} - V_{th}$$

## Class-C VCO



[2] A. Mazzanti, et al.,  
JSSC 2008

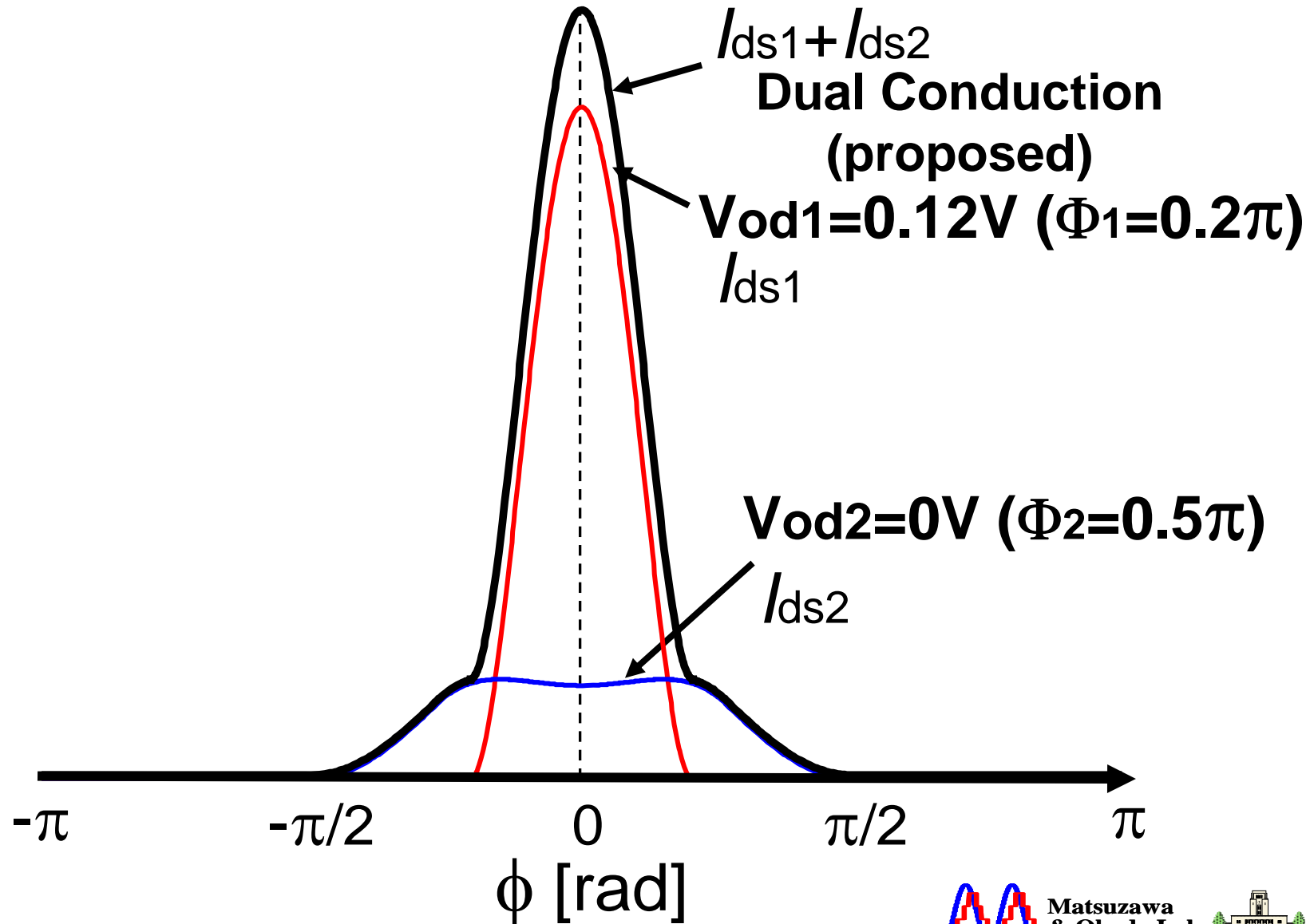




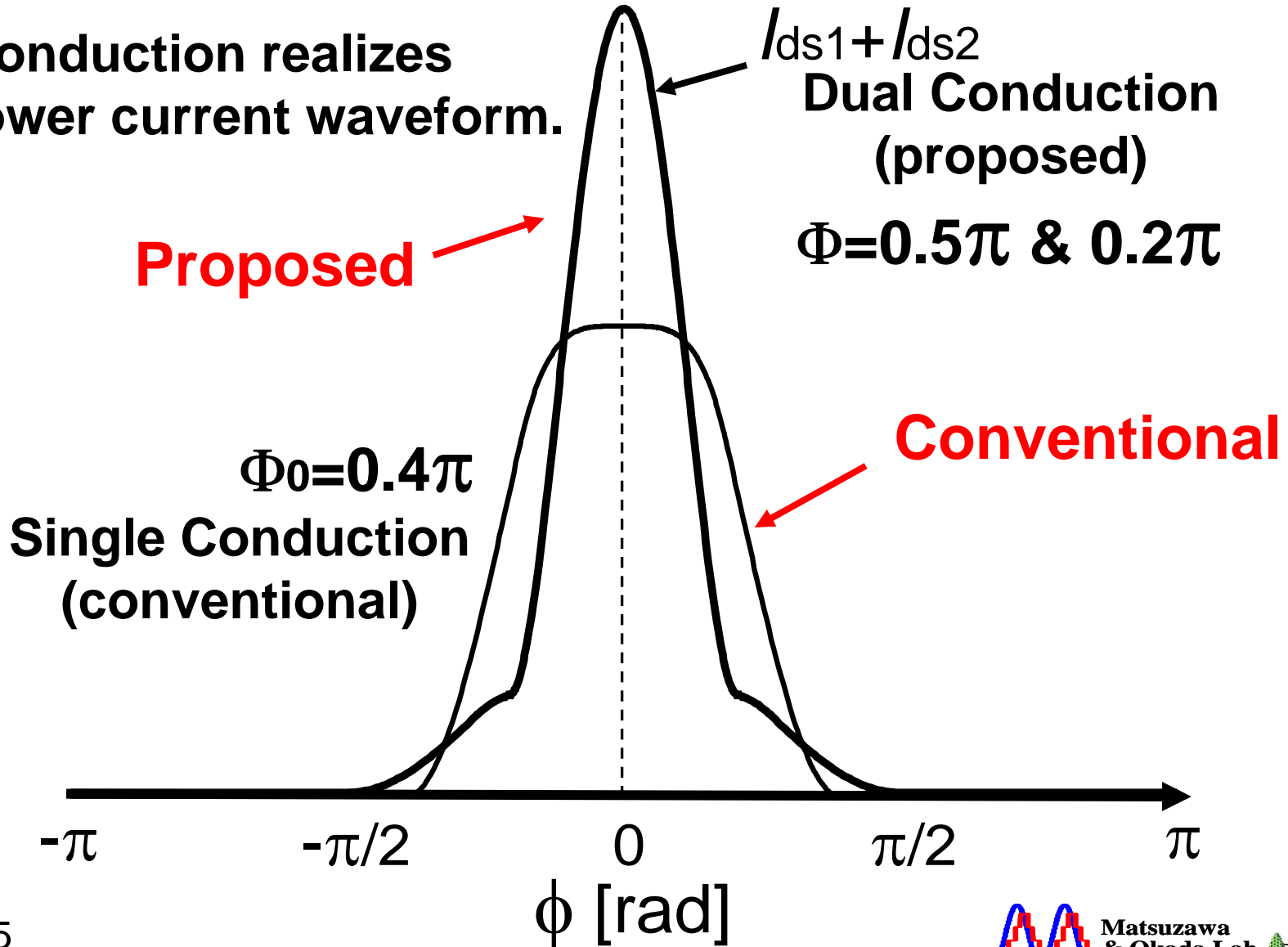
# Dual-Conduction Current Waveform

46

TOKYO TECH  
Pursuing Excellence

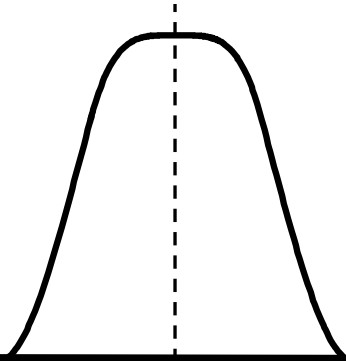


Dual Conduction realizes a narrower current waveform.

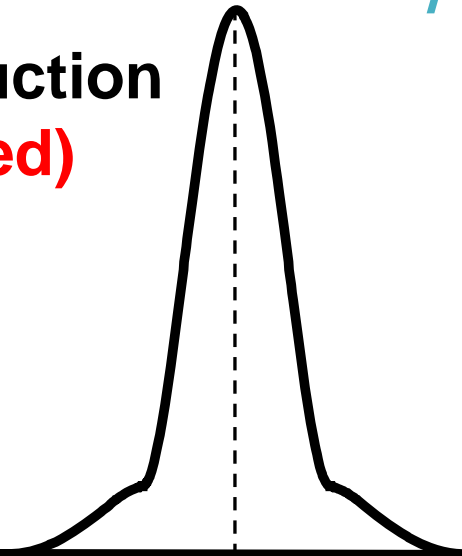


# Analytical Comparison

Single Conduction  
(conventional)



Dual Conduction  
(proposed)



$V_{od}=0.05V$  ( $\Phi_0=0.4\pi$ )

PN: -106dBc/Hz-1MHz

$P_{dc}$ : 168 $\mu$ W

FoM: 188dBc/Hz

$V_{od1}=0.12V$  ( $\Phi_1=0.2\pi$ )

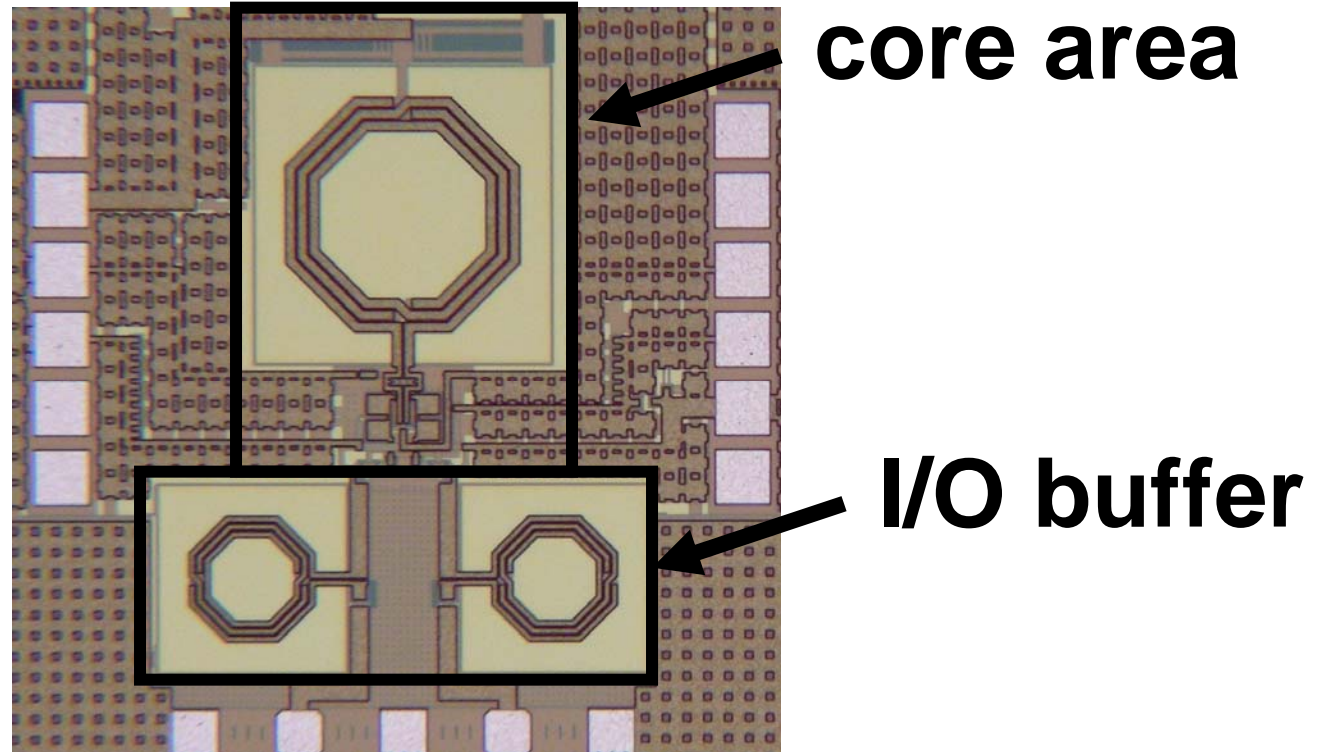
$V_{od2}=0V$  ( $\Phi_2=0.5\pi$ )

PN: -109dBc/Hz-1MHz

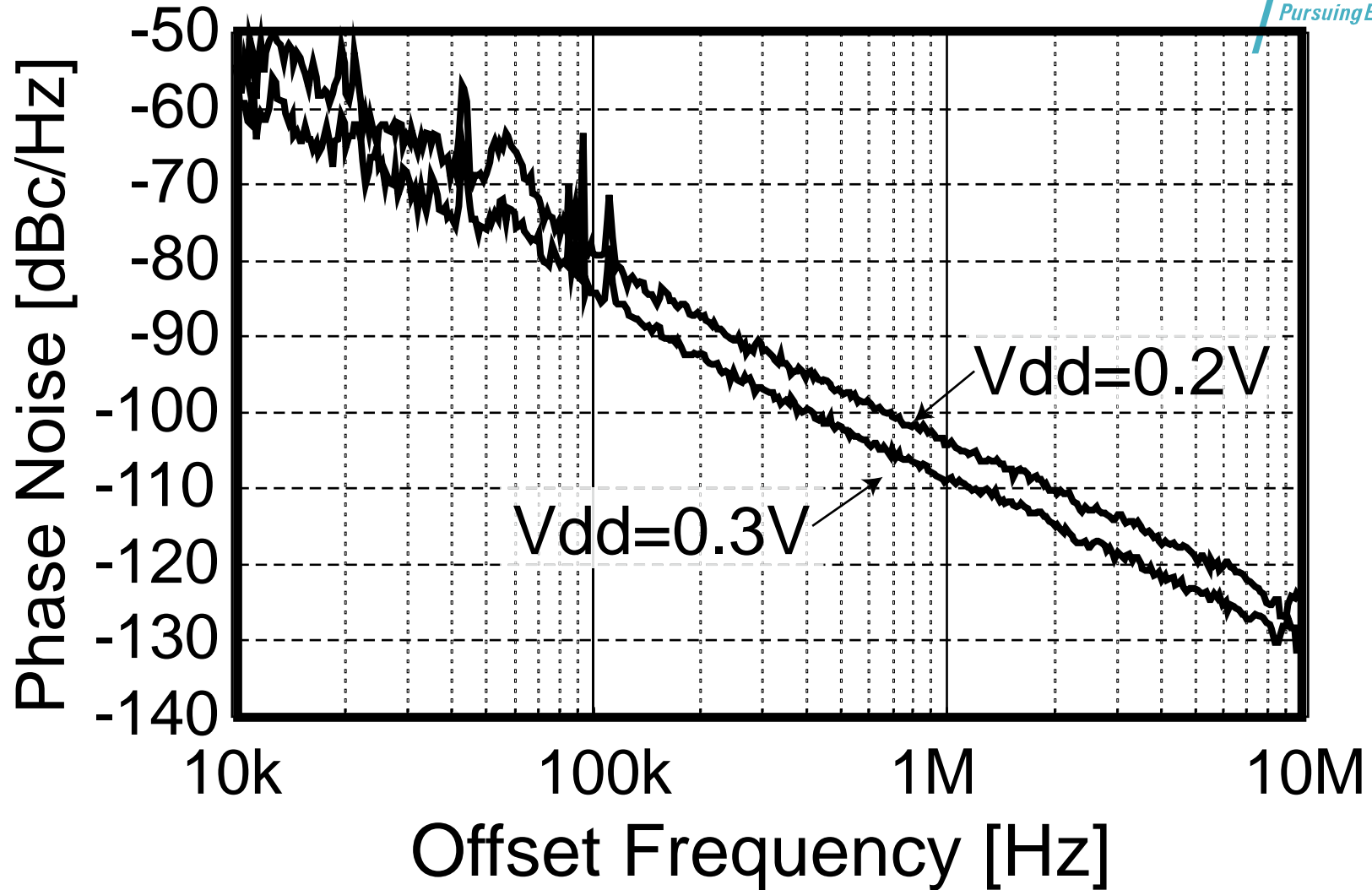
$P_{dc}$ : 162 $\mu$ W

FoM: 191dBc/Hz





- 0.18 $\mu\text{m}$  CMOS process
- 670 $\mu\text{m}$  x 440 $\mu\text{m}$  for core area



$V_{gbias1}=0.45$ ,  $V_{gbias2}=0.55$   
 $f_0=4.5GHz$

**-104dBc/Hz@1MHz for 0.2V**  
**-109dBc/Hz@1MHz for 0.3V**

# Performance Comparison

51

**TOKYO TECH**  
Pursuing Excellence

	[2]	[1]		This work	
Technology	0.13 $\mu$ m CMOS	0.18 $\mu$ m CMOS	0.18 $\mu$ m CMOS	0.18 $\mu$ m CMOS	
V <sub>DD</sub> [V]	1.0	0.5	0.35	<b>0.3</b>	<b>0.2</b>
P <sub>DC</sub> [mW]	1.3	0.57	1.46	<b>0.159</b>	<b>0.114</b>
$f_0$ [GHz]	4.9	3.8	1.4	4.5	4.5
Phase noise [dBc/Hz]	-130 @3MHz	-119 @1MHz	-129 @1MHz	-109 @1MHz	-104 @1MHz
FoM [dBc/Hz]	196	193	190	190	187
Topology	Class-C (single)	Transformer feedback		Class-C (dual)	

[1] K. Kwok, *et al.*, JSSC 2005 [2] A. Mazzanti, *et al.*, JSSC 2008

- 従来の低電圧VCOの1/10の消費電力で動作した。0.2V電源電圧までの動作が可能であった。
- **低電圧VCOの世界記録**

## RF回路研究の技術トレンド

- マルチバンド
- ミリ波
- 低電圧